

Dear ITG Members,

creating, driving and disseminating innovative microelectronics and communication solutions is part of ITG members bedrock activity and always with the ambition of performance enhancement as well as objectives of sustainability and technological advancement for the many sectors served.

Great to see that the European Commission provides public support and funding of 8.1 billion Euros by means of an Important Project of Common European Interest for Microelectronics and Communication Technologies with high technology readiness level beyond research. Novel and flexible Computing Architectures will be a key

Creating, driving and disseminating innovative microelectronics and communication solutions is part of ITG members bedrock activity.

enabler for future ICT solutions, and memristors can play a prominent role.

When it comes to next generation communication networks, unified networking experience technology to or-

chestrate compute, data and network elements across heterogeneous environments will be key and with the objectives of simplicity, security, modularity and scalability in mind. Moving to the topic of E-mobility – can we leverage inductive power transfer for road mobility? Yes, we can – the novel Moving Field Inductive Power Transfer methodology will allow energy transfer from road to vehicle.

Conference highlights of the last quarter include EUSAR conference



Bild: Nokia

with worldwide relevance and impact as well as a variety of national and VDE ITG hosted events including GeMiC. Top events coming up are our VDE ITG 70 years anniversary in Berlin as well as the iconic ECOC 2024 conference in Frankfurt.

Other than this, I wish you all happy reading and a great summer break!

DR.-ING. VOLKER ZIEGLER

Vorsitzender der VDE ITG

EINLADUNG ZUR JUBILÄUMSFEIER

„70 Jahre VDE ITG – Zukunft voraus“

Die ITG im VDE, also die Informationstechnische Gesellschaft im VDE, ist das Synonym für technischen Fortschritt. 70 Jahre Fortschritt, solide Technologien für die moderne Gesellschaft und internationale Sichtbarkeit durch das Gütesiegel des VDE. Wir, d.h. die ca. 10 000 Mitglieder der VDE ITG, treiben Tag für Tag diesen Fortschritt voran, egal aus welcher Perspektive und Position heraus. Um die Errungenschaften der Informationstechnik der letzten sieben Dekaden zu feiern und



dann mit Ihnen die Projektion in die Zukunft vorzunehmen, laden wir Sie herzlich nach Berlin in die Berlin-Brandenburgische Akademie der Wissenschaften ein. Dort findet am 26. November 2024 die Jubiläumsfeier „70 Jahre VDE ITG – Zukunft voraus“ statt und wird in geschickter Weise mit dem bekannten VDE Hauptstadforum und der ITG Preisverleihung verbunden. Über das Programm werden wir Sie noch informieren und freuen uns jetzt schon auf das Zusammentreffen.

Inhalt

3 Fragen an ...

Stefan Wunderer 02

Personalia 03

Thema

Memristor-Technologie 04

Unified Networking Experience

Technology 10

E-Mobilität 12

Veranstaltungsberichte 14

Laudatio 22

Nachrufe 23

Termine 24

3 FRAGEN AN ...

STEFAN WUNDERER

Dipl.-Ing. Stefan Wunderer ist Technology Center Project Manager bei Nokia und Vorsitzender des AK Halbleiter-Ökosystem und Technologie bei Bitkom.

1. Herr Wunderer, Sie haben in einem der IPCEI ME/CT Workstreams eine führende Rolle. Was ist eigentlich ein IPCEI und worin liegt die besondere Bedeutung dieses Förderinstruments? Welche Organisationen sind daran beteiligt und wofür steht ME/CT? Warum brauchen wir die Verzahnung von ME und CT?

IPCEI ist die Abkürzung für „Important Project of Common European Interest“. Dabei handelt es sich um ein transnationales Vorhaben von gemeinsamem europäischen Interesse, das mittels staatlicher Förderung einen wichtigen Beitrag zu Wachstum, Beschäftigung und Wettbewerbsfähigkeit der europäischen Industrie und Wirtschaft leistet. Mit dem IPCEI ME/CT (Microelectronics/Communication Technologies), dem bisher größten IPCEI, soll die Forschung, die Innovation und der erste industrielle Einsatz von Mikroelektronik und Kommunikationstechnologien in der gesamten Wertschöpfungskette gefördert werden. Das Ziel dieses Förderinstruments mit einem Gesamtvolumen von 8,1 Milliarden Euro ist die Sicherstellung, dass Europa über die Kapazität verfügt, die fortschrittlichsten Chips zu entwickeln und zu produzieren. Die strategischen Abhängigkeiten sollen verringert werden, indem der europäische Anteil an der weltweiten Produktion von Halbleitern bis 2030 auf 20 Prozent erhöht wird. In Deutschland werden im IPCEI ME/CT 31 Projekte mit einem Fördervolumen von 4,1 Milliarden Euro vom BMWK gefördert, also mehr als der Hälfte des gesamten europäischen Fördervolumens.

Das IPCEI ME/CT umfasst vier sogenannte Workstreams, die die gesamte Wertschöpfungskette für die Fertigung anwendungsspezifischer Komponenten abbilden: THINK (KI-fähige Prozessoren), SENSE (Sensoren und Optoelektronik), COMMUNICATE (Hochfrequenzelektronik und Kommunikationsanwendungen) sowie ACT (Leistungselektronik). Nokia ist mit seinem SDR4SoC Project (Software Defined Radio for System-on-Chips) einer der wichtigsten Player im COMMUNICATE-Workstream.

Die Kombination von Mikroelektronik und Kommunikationstechnologien im IPCEI ME/CT soll dem massiven Einzug der Datenübertragung und -verarbeitung im



industriellen Bereich Rechnung tragen, für die immer bessere Chips benötigt werden. Gleichzeitig wird damit die gemeinsame Forschung und Entwicklung von Mikroelektronik- und Kommunikationstechnologien gefördert, speziell für das ab 2030 vorgesehene 6G-System. Ein besonderes Augenmerk liegt dabei auf dem Design von hochspezialisierten Chips, für das Anwender- und Herstellerindustrien immer enger zusammenarbeiten müssen.

2. Inwiefern ist dieses IPCEI relevant für die weitere 5G-Evolution auf dem Weg zu 6G?

Die Telekommunikation als Anwendung war in der Mikroelektronik bisher eher unterrepräsentiert. Dies ändert sich zurzeit rasant, da mit 5G erstmals ein Standard hauptsächlich für Industrieanwendungen geschaffen wurde. Dies hat auch die Europäische Kommission mit der Ausrichtung des IPCEI ME/CT auf Mikroelektronik kombiniert mit Kommunikationstechnologien berücksichtigt. Deswegen kommt auch dem COMMUNICATE-Workstream im IPCEI eine besondere Bedeutung zu.

Das ab 2030 geplante 6G-System befindet sich zurzeit in einer frühen Standardisierungsphase. Es zeichnet sich ab, dass die digitalen, die physikalischen und die biologischen Welten im 6G-Zeitalter eng miteinander verbunden sein werden, z.B. im Consumer-, im Enterprise- sowie im Industrie-Metaverse. Hierfür werden wesentlich leistungsfähigere Mikroelektronikkomponenten als heute benötigt, die gleichzeitig auch noch der Klimabelastung durch eine maximierte Energieeffizienz begegnen müssen. Der Mikroelektronik kommt damit eine entscheidende Bedeutung dabei zu, in Deutschland und Europa die digitale und grüne Transformation erfolgreich voranzutreiben. Das 6G-System erhält hierbei eine Schlüsselrolle, sowohl bei der umweltfreundlichen Herstellung und Nutzung der Systemkomponenten („Sustainable 6G“) als auch bei der Anwendung von intelligenter Kommunikationstechnik in den klimarelevanten Bereichen, wie z.B. Smart Energy („6G for Sustainability“).

3. Wie sehen Sie die weitere Entwicklung der Halbleiter-Wertschöpfungskette und wie wird sich ein führender Netzausrüster wie Nokia in den möglichen Design-Kategorien positionieren? Gibt es

künftig neuartige ganzheitliche Design-Ansätze für Hardware, Software und Chipsets?

Spätestens seit den pandemiebedingten Disruptionen der globalen Halbleiter-Lieferketten bekam das Thema resilienter Lieferketten eine breite, globale Öffentlichkeit. Die Wertschöpfungskette im Bereich Mikroelektronik ist komplex. Der Entwicklungszyklus – von der Idee bis zum integrierten Produkt – kann bei modernen SoCs (System-on-Chips) 18 Monate und länger dauern. Dem Chipdesign kommt dabei eine besondere Bedeutung zu, und es muss je nach Anforderung erfolgen. Zukünftige Kommunikationssysteme wie 6G werden – speziell im industriellen Bereich – immer spezifischer und bewegen sich im Chipdesign tendenziell in Richtung höherer Spezifikation. Das Zusammenspiel zwischen Design, Fabrikation, Anwendungsbereich und Abnehmer muss immer intensiver werden, was eine hohe Spezialisierung und eine gut aufeinander abgestimmte Lieferkette voraussetzt.

Für diese unterschiedlichen Anwendungsszenarien designt Nokia hochspezialisierte SoCs, die in den Optik-

und Radiokomponenten benötigt werden, selbst. Der Bedarf beschränkt sich dabei nicht nur auf die Konnektivität, die die Digitalisierung erst ermöglicht, sondern wird zunehmend auch vertikale Industrien erfassen. Das enorme Anwendungspotenzial, u. a. für Sensorik, erfordert, dass spezialisierte Chips zukünftig in höherer Stückzahl produziert werden müssen als bisher. Dabei kommt der ganzheitlichen Betrachtung von Software- und Hardwaredesign eine immer höhere Bedeutung zu und Anwender- und Herstellerprozesse verschmelzen. Im Bereich Optik untersucht Nokia Chiplets, um Entwicklungsprozesse für Teilkomponenten von Chips zu optimieren, die dann zu einem Gesamtchip zusammengesetzt werden. Im Radiobereich wird über einen digitalen Zwilling die Softwareentwicklung von der Hardwareentwicklung entkoppelt. Beide Forschungsgebiete dienen letztendlich dazu, die Chipentwicklung für 6G zu beschleunigen und idealerweise die Wertschöpfungskette hierfür zu vereinfachen. Eine spannende Aufgabe für Nokias IPCEI-Team mit seinen ca. 500 Mitarbeitenden!

Personalia

+++ PROF. DR.-ING. STEFAN SCHULTE & PROF. DR.-ING. AMR RIZK

Neue Leitung vom VDE ITG Fachausschuss TI 4 „Kommunikation und Verteilte Systeme“

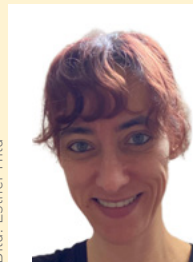
Der Fachausschuss TI 4 „Kommunikation und Verteilte Systeme“ hat mit Wirkung zum 23. Februar 2024 ein neues Leitungsteam mit Prof. Dr.-Ing. Stefan Schulte und Prof. Dr.-Ing. Amr Rizk (stellv.) gewählt.

Prof. Dr.-Ing. Stefan Schulte, Leiter des Instituts für Data Engineering der TU Hamburg, übernimmt den Vorsitz von Prof. Dr.-Ing. Falko Dressler, TU Berlin.

In seiner Forschung beschäftigt sich Stefan Schulte insbesondere mit Systemen zur Verarbeitung sehr großer Datenmengen im Internet of Things (IoT), z. B. Datenströmen, welche auf IoT-Sensoren als Datenquellen basieren. Ein weiterer wichtiger Forschungsschwerpunkt ist das verteilte maschinelle Lernen („Federated Learning“) am Rande des Netzwerks. Weiterhin leitet er das Christian-Doppler-Forschungslabor Blockchaintechologien für das Internet der Dinge.

Amr Rizk leitet das Fachgebiet Networks and Communication Systems an der Universität Duisburg-Essen. Seine Forschungsschwerpunkte liegen im modellbasierten Entwurf von Echtzeitkommunikationssystemen sowie in der Grundlagenforschung zu Multimediakommunikation.

Bild: Esther Hild



+++ ESTHER HILD

Neue Leitung vom VDE ITG Fachausschuss KT 4 „Kommunikationskabelnetze“

Der Fachausschuss KT 4 „Kommunikationskabelnetze“ hat in seiner März-Sitzung Esther Hild, ZVEI, als neue Sprecherin des Fachausschusses gewählt. Sie folgt damit dem langjährig in diesem Amt tätigen Dr. Waldemar

Stöcklein, Corning. Dr. W. Stöcklein hat in seiner Tätigkeit als Sprecher des Fachausschusses insbesondere die jährliche, im Dezember stattfindende Fachtagung „Kommunikationskabelnetze“ maßgeblich mitgestaltet und so den fachlichen Austausch und das Interesse an diesem breiten Themengebiet gefördert. Esther Hild bedankt sich im Namen des gesamten Fachausschusses bei Dr. W. Stöcklein für sein Engagement und für die Grundlage, die für die Weiterführung einer erfolgreichen Arbeit des Fachausschusses gelegt wurde.

MEMRISTOR-TECHNOLOGIE

Memristive Devices for flexible Computing Architectures

Im folgenden Übersichtsartikel wollen wir uns zunächst der Frage widmen, was genau unter der Memristor-Technologie zu verstehen ist. Gibt es eine Definition hierfür und wie sieht diese genau aus? Wir werden auch aufzeigen, dass es den Memristor als einzelnes Bauelement gar nicht gibt, sondern sich dahinter vielmehr eine Klasse von Bauteilen verbirgt, die bestimmte Eigenschaften erfüllen, die in einer durch Leon Chua im Jahr 1971 [1] aufgestellten Schaltkreis-Theorie definiert wurden. Anschließend an diese eher systemtheoretische Betrachtung werden wir konkrete Beispiele aufzeigen, inwieweit die Memristor-Technologie zum Aufbau flexibler Rechnerarchitekturen ausgenutzt werden kann. Dabei werden wir nicht nur auf die Vorteile, die dieses Konzept bietet, sondern auch auf generelle und aktuelle Schwierigkeiten bei der Umsetzung der Architekturen hinweisen, die solche Bausteine aufweisen.

Theorie memristiver Bauelemente

Im Jahr 1971 folgerte Leon Chua [1] mehr oder weniger aus Plausibilitätsüberlegungen, dass es neben den drei elektronischen Grundbauelementen, (i) dem Widerstand, in dem Spannung v und Strom i in Relation stehen ($dv = R di$), (ii) der Spule, in der magnetischer bzw. elektrischer Fluss Φ und Strom i in Relation stehen ($d\Phi = L di$), und (iii) dem Kondensator, in der Spannung v und Ladung q in Relation stehen ($dq = C dv$), noch ein weiteres viertes Grundelement geben müsste, das den elektrischen Fluss und die Ladung in Relation zueinander setzt ($d\Phi = M dq$) (s. Bild 1, links). Diesem Element gab Leon Chua den Namen

Memristor. Die damit verbundene physikalische Größe die Memristanz M sollte somit neben den weiteren Größen Widerstand R , Induktivität L und der Kapazität C existieren. In der Praxis, bei der Umsetzung von Bauelementen, würde es sich jedoch als schwierig erweisen, elektrischen Fluss und Ladung entsprechend zu modifizieren. Die Gleichungen in Bild 1 zeigen jedoch, dass hierfür der Umweg über Spannung und Strom gewählt werden kann, deren Modifikationen in bestehender Halbleitertechnologie wesentlich einfacher realisierbar sind. Weitere Details zur Memristor-Theorie finden sich in [2].

Letztendlich kann man das Kriterium, ob ein Bauelement memristives Verhalten aufzeigt, auf eine einfache

Formel bzw. Aussage bringen, nämlich: „if it’s pinched, it’s a memristor“ [5], d.h. der Verlauf der Strom-Spannungs-Kurve muss durch den Koordinatenursprung gehen, im Gegensatz zu üblichen Hysteresekurven von beispielsweise magnetischen Ferrit-Kern-Speichern. Diese Aussage lässt sich mathematisch wie folgt veranschaulichen (s. Bild 2). Allgemein besteht ein dynamisches System aus einer Systemantwort y und einem internen Zustand x , dabei berechnet sich die Systemantwort y durch eine Funktion h , die wiederum vom Systemzustand x , einer externen Anregung des Systems u und, da es sich um ein dynamisches System handelt, von der Zeit t abhängt. Die Änderung des internen Zustands über die Zeit, \dot{x} , hängt von einer Funktion f ab, die die gleichen Eingabeparameter wie h aufweist. In einem memristiven System wird die Funktion h nochmals mit der externen Anregung u multipliziert. Berechnet die Funktion h in Abhängigkeit der Ladung, die dem internen Zustand q entspricht, den Widerstand $R(q)$ und stellt der Strom i die externe Anregung dar, handelt es sich um ein sog. stromgesteuertes memristives System. Im Fall der externen Anregung durch die Spannung v und der Leitfähigkeit Φ als internem Zustand spricht man von einem spannungsgesteuerten Widerstand. In diesem Fall ist der Strom durch den Memristor die Systemantwort.

Konkrete Bauelemente aus dem Bereich der nichtflüchtigen Speicher,

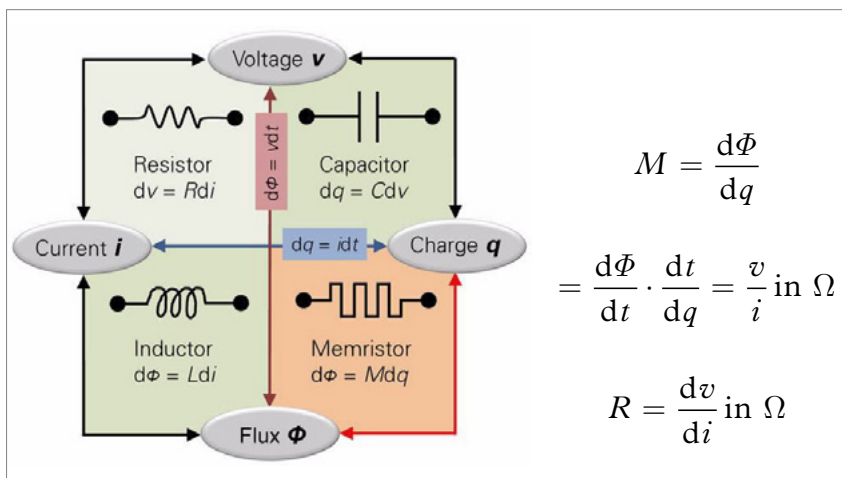


Bild 1: Abhängigkeitsdiagramm (aus [3]) für die drei Grundelemente der Elektronik einschließlich dem „fehlenden“ vierten Element, dem Memristor (links). Transformation der Ableitung des Flusses nach der Ladung in die technisch leichter steuerbare Ableitung der Spannung nach dem Strom.

z. B. resistive RAM (ReRAM), Phasenwechselfpeicher (PCM, engl.: Phase change memory), die magneto-resistiven Speicher, der sog. Spin-Torque-Transfer magnetischer RAM (STT-MRAM) oder auch ferroelektrische Bauelemente, wie die FTJ (ferroelektrische Tunnel-Sperrschichtdioden, engl.: ferroelectric tunnel junctions) erfüllen diese Eigenschaft eines gequetschten Hystereseverlaufs. Somit können all diese Bauelemente in der Klasse der Memristoren zusammengefasst werden. Häufig wird in der Literatur die ReRAM-Technologie mit dem Memristor gleichgesetzt. Der Grund dafür ist, dass in einem in der Community viel Aufsehen verursachten Artikel („The fourth missing element found“), der von einer Gruppe um Stan Williams aus den HP Labs in Nature im Jahr 2008 publiziert wurde [3], Memristoren in ReRAM-Technologie erstmalig auf Nanoebene erprobt wurden. Technische Lösungen, die das von Chua beschriebene Verhalten aufzeigen, gab es, wie Chua in seinen Vorträgen stets betont, hingegen schon viel früher, sie reichen tatsächlich bis in die napoleonische Zeit zurück [6]. Nichtsdestotrotz war die von HP aufgezeigte Lösung der Startpunkt einer Entwicklung, in der nun in der Nanoelektronik ein besonderes Augenmerk auf ReRAM- und Memristor-Technologie allgemein gelegt wurde. Eine Vielzahl an Publikationen entstand, wie diese Technologie beispielsweise in rechnenden Booleschen Schaltkreisen eingesetzt werden kann.

Einsatz von Memristoren im kommerziellen Umfeld

Ein anderer Schwerpunkt wurde hingegen in der Industrie verfolgt. Sie war und ist nach wie vor auf der Suche nach einem Ersatz für die Flash-Speichertechnologie und entwickelte hier Memristor-Technologie in ersten Produkten und forscht weiter an dieser. Nichtflüchtige Speicherelemente (NVM, engl.: non-volatile memories), die man in der Sprache der objektorientierten Programmierung als Instanzen der Klasse der Memristoren bezeichnen könnte, waren und sind nach wie vor Gegenstand von vielen Untersuchungen.

Die Verwendung von ReRAM hat insbesondere im Bereich des Embedded Computings in den letzten Jahren besondere Aufmerksamkeit erlangt. Eingebetteter Flash-Speicher hat in der Vergangenheit häufig nicht die Geschwindigkeiten erreicht, die von den Entwicklern und Nutzern eingebetteter Systeme gewünscht wurde. Mit dem Erreichen von 28-nm-Technologien ergab sich ein weiteres Problem. Bei diesen geringen Strukturgrößen sind mehr als ein Dutzend Schritte für die Erstellung der Masken für die Herstellung von Flash-Speichern notwendig, was die Kosten spürbar in die Höhe treibt. Ferner benötigt Flash hohe Betriebsspannungen und sorgt für eine Erhöhung des thermischen Schaltkreisbudgets während des Betriebs. Die ReRAM-Technologie bietet hierfür vorteilhafte Alternativen.

Dazu gehören (i) der geringere Bedarf an Fläche bei der Realisierung gegenüber einer Flash- oder auch einer SRAM-Zelle und (ii) die Fähigkeit, in einer physikalischen Zeile mehr als ein Bit zu speichern, die sogenannte Multi-bit-Fähigkeit. Allgemein wird erwartet, dass deswegen die ReRAM-Technologie die NOR-Flash-Technologie ablösen wird. Letztendlich entscheiden über zukünftige Entwicklungen immer die Kosten, da die NAND-Flash-Technologie ein besseres Kosten-pro-Bit-Verhältnis aufweist als die ReRAM-Technologie; so wird, laut Guy Brenner [7], Vizepräsident von Rambus, ReRAM vorerst nicht die NAND-Flash-Technologie ersetzen, aber wohl die NOR-Technologie.

Insbesondere für die Automobilzulieferer haben sich mit der ReRAM-Technologie Alternativen ergeben. In dieser Branche sind Kosten ein erheblicher Faktor. In einem typischen Automobil befinden sich bis zu 20 Flash-Speicher, allein sechs bis acht davon in einer Kamera. TSMC und Infineon haben die ReRAM-Technologie gemeinsam weiterentwickelt, um ReRAM für die Speicherung von Firmware in Automotive-Mikrocontrollern von Infineon einzusetzen [8]. Deren Zusammenarbeit besteht bereits seit einer Dekade, um ReRAM-Speicher in Chipkarten zu nutzen, die für bargeldloses Zahlen und sichere Authentifizierung eingesetzt werden, da die Technik eine höhere Immunität gegenüber elektromagnetischer Strahlung als Flash-Speicher aufweist. Da deren Technologie auf Ionen und

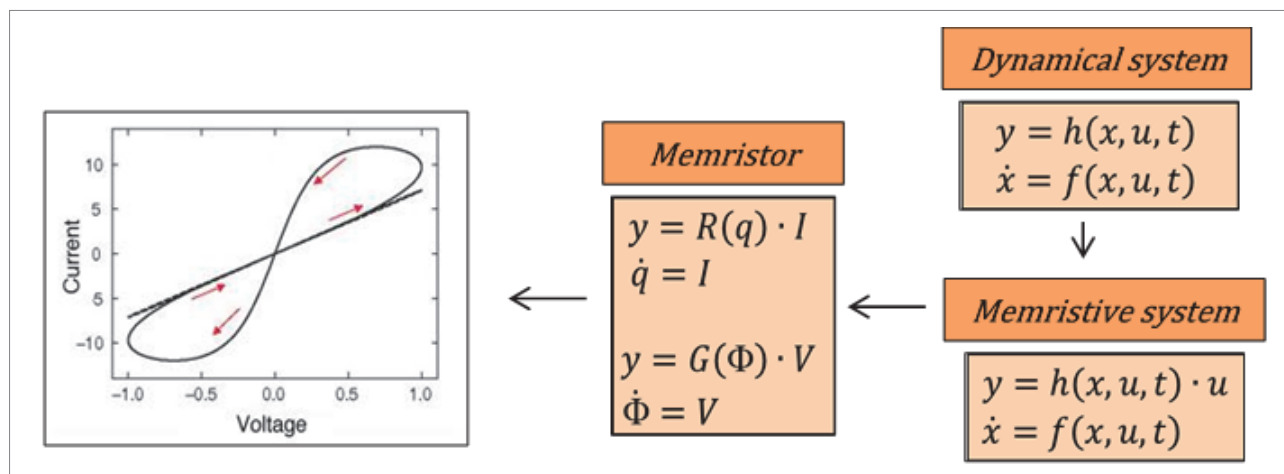


Bild 2: Ein memristives System als Spezialfall eines dynamischen Systems und zugehöriger gequetschter Hysteresekurve in der Strom-Spannungs-Kennlinie (aus [5])

nicht auf Ladung basiert, ist sie auch immun gegenüber Leckströmen. Auch Panasonic nutzt seit langem die von TowerJazz aus Israel angebotene ReRAM-Technologie in deren Mikrocontrollern als ROM-Speicher [9].

Aktuelle Nachteile, nicht nur bei der ReRAM-Technologie, sondern bei der Memristor-Technologie im Allgemeinen, betreffen vor allem die vergleichsweise niedrige Endurance, d.h. die Anzahl an möglichen Schaltzyklen, und der vergleichsweise hohe Energiebedarf bei Schreibvorgängen. Um dies zu kompensieren, benutzt man zum Teil hybride Speichertechniken, in denen ein SRAM, quasi als Pufferspeicher, zu dem ReRAM-Speicher hinzugefügt wird. Nichtsdestotrotz hat sich das Angebot an ReRAM-Technologien in jüngster Zeit verbreitert. So bietet nicht nur TSMC diese Technologie kommerziell für andere an. Mit WeeBit Nano [10] ist ein weiterer Technologieanbieter erschienen, der ReRAM-Zellen in der 130-nm-Technologie von Google SkyWater zur Verfügung stellt.

Es ist davon auszugehen, dass das vermehrte Angebot an dieser Technologie die ohnehin bereits vorhandenen Forschungen im akademischen Bereich begünstigen wird, nämlich einen Schritt weiterzugehen und ReRAM-Technologie nicht nur zur Speicherung, sondern auch zum integralen Bestandteil der Berechnungen im sog. In- und Near-Memory-Computing zu machen.

Bevor wir jedoch auf einige mit der ReRAM-Technologie realisierbare

Rechnerarchitekturen eingehen wollen, sollen im Folgenden zumindest in einem kurzen Überblick die Grundlagen der ReRAM-Technologie, und wie diese für das Rechnen ausgenutzt werden können, erläutert werden.

Grundlagen der ReRAM-Technologie und Vergleich zur MRAM-Technologie

Während die hinter den ReRAMs steckende Materialwissenschaft durchaus äußerst kompliziert ist, ist die grundlegende für das Schalten verantwortliche Theorie relativ einfach. Anstelle von Ladung verwenden ReRAM bzw. Memristoren allgemein einen Widerstand als Grundlage für das Schalten, der durch den Transport von Ionen gebildet wird. Genau genommen ist es ein Bauelement mit variablem Widerstand, der durch Anlegen einer bestimmten Spannung verändert und wieder in den Ausgangszustand gebracht werden kann. Das Kernelement von ReRAM sind elektrisch leitende Materialfäden (engl.: filaments), die auf zwei verschiedene Arten geformt und wieder getrennt werden können. Beim Oxid-basierten ReRAM (OxRAM) befindet sich zwischen den beiden Elektroden, die für einen Memristor als Zwei-Tor-Element generell charakteristisch sind, ein Metalloxidmaterial. Wenn eine positive Spannung an die obere Elektrode angelegt wird, bildet sich zwischen den beiden Elektroden ein leitfähiger, aus Sauerstoffleerstellen bestehender Faden mit geringem

elektrischen Widerstand aus. Wird an der unteren Elektrode eine negative Spannung angelegt, geht der Vorgang rückwärts, d.h. der leitende Faden wird wieder abgebaut. So schaltet ReRAM zwischen einem hohen und einem niedrigen Widerstandszustand um.

Beim CBRAM (engl.: conductive bridge RAM) hingegen wird durch Anlegen einer Spannung an der Elektrode ein Kupfer- oder ein Silbermetallion in das innere Halbleitermaterial injiziert und durch Ionisierung wird ein leitender Faden zwischen den beiden Elektroden gebildet. Die meisten kommerziellen Arbeiten der Industrie, wie die Zusammenarbeit zwischen TSMC und Infineon, konzentrieren sich jetzt auf OxRAM. Auch wenn die genauen physikalischen und chemischen Mechanismen beim Verändern der Zustände unterschiedlich sind, wird bei beiden Elementen der Widerstand eines Speicherelements verändert.

Die verschiedenen Widerstandswerte kodieren z.B. eine logische „0“ oder „1“. Das Auslesen dieser Zustände erfolgt wie bei jedem gewöhnlichen DRAM- oder SRAM-Speicher über an den Speicherzellen angeschlossene Schreib-/Leseverstärker. Werden in diesen Schreib-/Leseverstärkern gleich analoge oder digitale logische Schaltungen integriert und deren Ausgänge u.U. sofort wieder zurückgeschrieben, d.h. der interne Zustand wird verändert, erlaubt dies die Berechnung z.B. von einfachen arithmetischen Operationen im Speicher selbst. Diese Form des Rechnens, genannt In-memory-Computing, spart Energie, da die Daten nicht auf vergleichsweise langen Leitungen vom Speicher zum Prozessor übertragen werden müssen. So ist spätestens seit den 2014 durchgeführten Untersuchungen von Horowitz bekannt, dass die Addition einer 32-bit-Ganzzahloperation weniger Energie benötigt als der Transport der Operanden vom Hauptspeicher zum Prozessor [11].

Im Vergleich zur MRAM-Technologie lässt sich sagen, dass „die grundlegende Herausforderung für ReRAM ist, dass es mehr Fluktuationen aufweist als andere Materialien“, sagt Takashi Ando, leitender Forscher bei

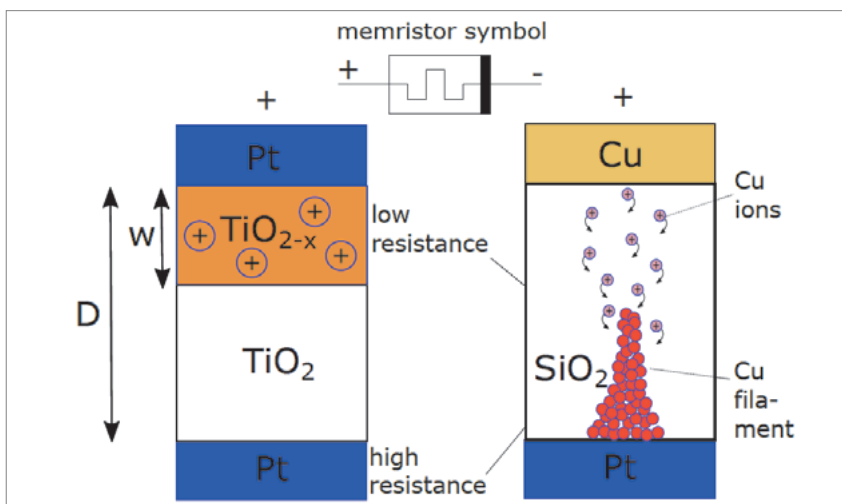


Bild 3: Skizzierte Funktionsweise von OxRAM (links) und CBRAM (rechts) (eigenes Bild/Fey, D.)

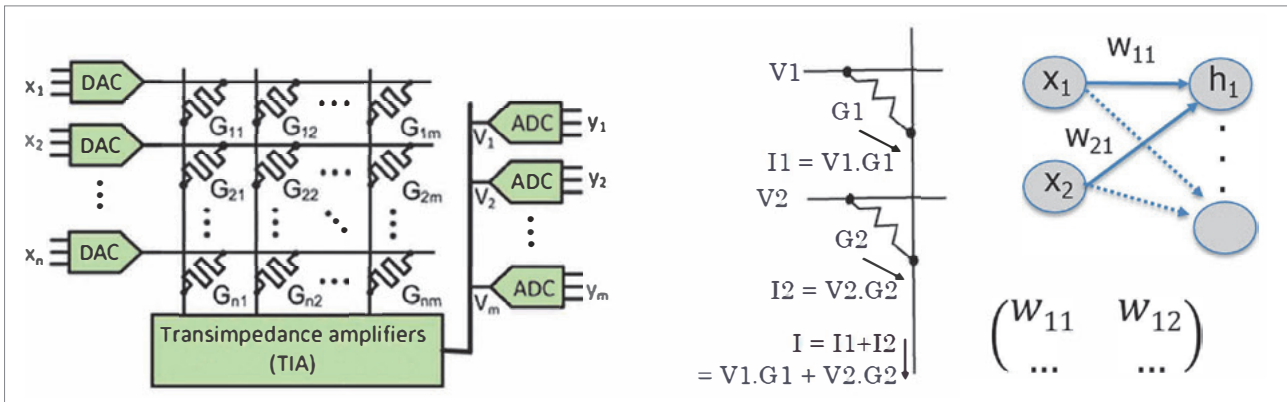


Bild 4: Umsetzung der Ebene eines neuronalen Netzes mit Memristoren in Crossbar-Technologie und analoger Matrix-Vektormultiplikation (Bild links aus [12])

IBM [7]. In OxRAM wird eine Sauerstoffflücke auch mit einer Zufallskomponente im Material bewegt. Dieselbe Aussage trifft auf die Ausbreitung eines Kations in einem CBRAM zu. Diese Zufälligkeit beim Betrieb äußert sich in einem größeren intrinsischen Rauschniveau. Dennoch weisen ReRAM eine größere Immunität gegenüber externen Rauscheinflüssen auf und sind hierbei im Vergleich zu MRAM oder anderen Speichern robuster.

Ein weiteres derzeitiges Manko ist, dass es für die ReRAM-Technologie an quantitativen multiphysikalischen Modellen, die z.B. elektrothermische Probleme berücksichtigen, mangelt, was es schwierig macht, Fertigungsprozesse zu kontrollieren oder zu optimieren. Nichtsdestotrotz können auch stochastisch-empirische Modelle ausreichen, um auf Systemebene funktionsfähige Architekturen zu entwickeln. Auch bei der digitalen Simulation von Transistoren steigt man nicht bis auf die physikalische Ebene herunter, zumal wenn man „nur“ zwischen den Zuständen hoher und niedriger Widerstand unterscheiden muss – und dies bei einem unter Umständen ausreichend großen Toleranzfenster.

Geeignete Rechnerarchitekturen für ReRAMs und Memristoren

Einsatz von Memristor-Technologie in Caches

Die Aussagen zur Geschwindigkeit bei ReRAM-Zellen sind unterschiedlich, wobei man sagen muss, dass die „Weltrekorde“ eher in akademischen Forschungen gezeigt wurden, aber

auch die Ergebnisse aus Forschungs-labors kommerzieller Einrichtungen weisen starke Unterschiede auf. „Die Schreibzeiten der ReRAM-Technologien sind recht langsam, etwa 20 000 bis 30 000 ns. SRAM liegt bei 1 oder 2 ns“, sagt Guedj von Numen [7]. Er behauptet, dass die neueste Technologie von Numen die ReRAM-Schreibzeit um das 100-Fache verkürzen kann. Alternativ dazu kann Numens MRAM die Schreibzeit weiter auf etwa 50 ns reduzieren, obwohl die Herausforderung bei MRAM die höheren Verarbeitungskosten sind. Adesto, mittlerweile von Renesas aufgekauft, demonstrierte ReRAM-Schreibgeschwindigkeiten von bis zu 10 ns. Jedoch wurde in einer Kooperation von IBM und Samsung auch ein Mbit-MRAM mit 250 ps demonstriert [7].

Auch wenn ReRAMs günstiger als MRAMs herzustellen sind, wird in Prozessoren höherer Leistung vermutlich eher MRAM- als ReRAM-Technologie für den Cache der letzten Ebene infrage kommen. Dies gilt schon allein wegen der geringeren Taktzyklenfestigkeit (engl.: Endurance) von ReRAM-Bausteinen mit in der Regel 10⁵ Schreibzyklen, was weit unter den Anforderungen eines Cache der letzten Hierarchiestufe (10¹² Zyklen) liegt.

Einsatz von Memristor-Technologie in neuromorphen Architekturen

Die geringere Taktzyklenfestigkeit von ReRAM und Memristoren allgemein stellt ein grundsätzliches Problem für deren Einsatz in Rechnerarchitekturen dar. Es stellt sich somit die Frage, gibt es Randbedingungen bei Architekturen, die den Einsatz und das

Ausnutzen der Vorteile dieser Technologie trotz dieser Einschränkung rechtfertigen? Ein besonders häufiger Architekturvorschlag sieht vor, NVM-basierte Bauelemente für neuromorphe Architekturen einzusetzen. Dies liegt daran, dass man in diesem Fall die Memristoren zur Speicherung der in neuronalen Netzen notwendigen Gewichte nutzt und dies insbesondere für die Inferenz, d.h. die Memristoren werden „nur“ zum Auslesen der Gewichte benutzt. Damit lässt sich vom günstigen Auslesen aus z.B. ReRAMs profitieren und das die Endurance belastende Schreiben erfolgt im Falle eines Offline-Lernens nur ein einziges Mal oder, falls der Ehrgeiz darin besteht, auch das Lernen in der Hardware unterzubringen, nur wenige Male. Ferner erlaubt die Anordnung von NVMs in Crossbars quasi auf natürlich Weise die Durchführung einer Matrix-Vektormultiplikation als analoge Rechenoperation. Bild 4 verdeutlicht diesen Gedanken. In einer Matrix werden die Memristoren angeordnet, was nebenbei auch den Fertigungsprozess vereinfacht. In jeder einzelnen Memristor-Zelle entspricht der eingespeicherte Widerstandswert dem Reziprokwert der Leitfähigkeit G_i , die wiederum das Gewicht des neuronalen Netzes w_{ij} analog kodiert. Werden die z.B. digitalen Eingänge x_i des Netzes entsprechend mit einem Digital-Analog-Konverter (ADC) gewandelt, entspricht der im Memristor erzeugte Strom I_i der Multiplikation des Eingangs mit dem Gewicht. Werden alle diese Ströme entlang einer Spalte aufsummiert, wird in jeder Spalte der Input für einen Knoten h_i in der versteckten Ebene eines neuronalen Netzes erzeugt. Über alle Spalten betrachtet wird für

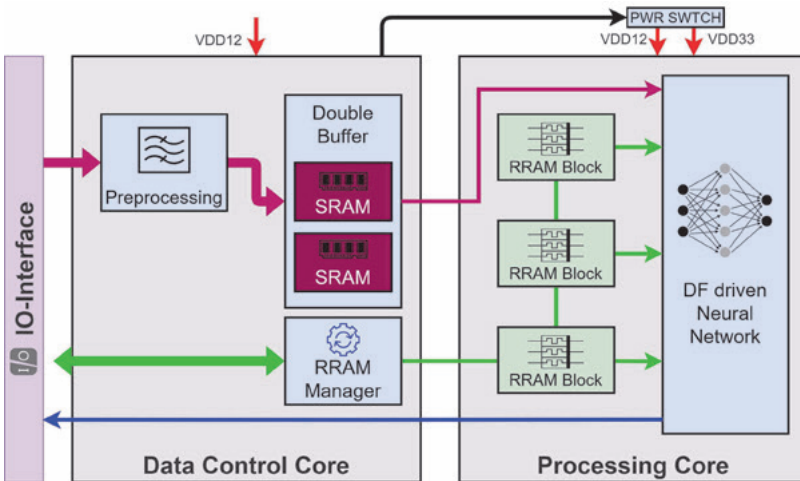


Bild 5: Struktur einer Architektur für Zeitreihenanalysen mit ReRAM-Speicher zur Pufferung von Gewichten eines neuronalen Netzes (eigenes Bild/Fey, D.)

jeden Knoten in der versteckten Ebene der Input erzeugt, $I = I_1 + I_2 = V_1 G_1 + V_2 G_2 = x_1 \cdot w_{11} + w_{12} \cdot x_2$. Somit erfolgt nichts anderes als die Matrix-Vektormultiplikation in einer Ebene eines neuronalen Netzes. Im Transimpedanzverstärker (TIA, engl.: Transimpedance Amplifier) muss dann noch die im Knoten des neuronalen Netzes notwendige Aktivierungsfunktion integriert werden.

Besonders herausragende Entwicklungen solcher memristiven Crossbar-Architekturen stellen folgende in der Literatur veröffentlichte Lösungen dar, die exemplarisch für eine Vielzahl von Lösungen zu verstehen sind [13, 14].

Rechnerarchitekturen mit hybriden Speicherarchitekturen

Die oben angesprochene Idee einer Aufteilung bezüglich energieeffizientem Lesen aus ReRAMs und energieeffizientem Schreiben in SRAMs kann generell in Architekturen mit hybriden Speichern, d.h. bestehend aus

ReRAMs und SRAMs, fortgeführt werden, in denen die Nichtflüchtigkeit der Daten in einem ReRAM ausgenutzt wird. So wurde in dem Projekt LO³-ML, das im Rahmen des vom BMBF ausgeschriebenen Innovationsprojekts „Energie-effiziente KI-Prozessoren“ in Kooperation der FAU-Erlangen-Nürnberg, dem Fraunhofer IIS und der TU München durchgeführt wurde, eine Architektur entwickelt [15], die genau dies umsetzt. In Zeitreihenanalysen, z. B. bei der Verarbeitung von EKG-Signalen, kommen die Signale mit einer moderaten Rate in die Verarbeitungseinheit. Diese werden dort viel schneller prozessiert. Geschieht dies mit einer KI, so kann der zugehörige Prozessor einen gewissen Zeitanteil schlafen gelegt, d.h. ausgeschaltet, werden, um Energie zu sparen. Benutzt dieser Prozessor KI-Prozessoren mit NVMs, so können die Gewichte nicht nur günstig aus dem NVM-Speicher wieder ausgelesen werden, sondern stehen nach dem Wiedereinschalten sofort wieder zur

Verfügung und müssen nicht erst umständlich und energieintensiv aus einem z. B. externen DRAM-Speicher wieder eingelesen werden. Bild 5 zeigt die entsprechende Architektur. Der linke Teil entspricht der Datenempfangseinheit.

Im Fall von EKG-Daten werden an diesen nur 512 Werte pro Sekunde übergeben. Das Aufsammeln dieser Daten erfolgt über 12,7 Sekunden in diesem separaten Teil des Chips, der ständig wach ist, während der KI-Algorithmus im zweiten Teil des Chips „schläft“. Durch diese lange Schlafphase des energiehungrigeren Chip-Teils, gefolgt vom Aufwecken – dank der ReRAMs stehen alle Parameter sofort zur Verfügung – und einer kurzen KI-Verarbeitung von nur 24 ms (also 0,2 % der Zeit), kann dieser Ansatz deshalb bis zu 95 % der Energie sparen im Vergleich zu einem „Always-On“-System.

Weiterhin werden die intern eingesetzten künstlichen neuronalen Netze mit nur drei (ternär) Gewichtswerten (-1, 0 und +1) beschrieben sowie Normierungen mit Zweierpotenzen, was einerseits einen flexiblen Algorithmus erlaubt, mit denen aber andererseits die Gewichtung bzw. Normierung äußerst effizient implementiert werden kann, eingesetzt. Werden Multi-bit-ReRAMs oder Multi-bit-Memristoren verwendet, die auch für neue auf ternären Operanden aufbauende Addierer einsetzbar sind [16], können die ternären Gewichte in diesen effizient gespeichert werden.

Rekonfigurierbare Multi-bit-Zugriffstabellen

Der Einsatz von Multi-bit-Speichern kann auch für effiziente rekonfigurierbare Architekturen energie- und flächeneffizient ausgenutzt werden. So kann beispielsweise für die Realisierung eines Volladdierers anstatt zweier Zugriffstabellen mit acht Einträgen zur Speicherung der Lösung für das Summenbit $s_i = FA(a_p, b_p, c_{i-1})$ und das Übertragsbit $c_i = FA(a_p, b_p, c_{i-1})$ ein einzelner Dekoder mit Multi-bit-ReRAMs eingesetzt werden, in dem in jeder ReRAM-Zelle vier Zustände gespeichert werden können.

Umgesetzt in ReRAM- und FTJ-Schaltkreisen wurde dies auf Tran-

a_j	b	c_{j-1}	s_j
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

a_j	b	c_{j-1}	c_i
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

a_j	b	c_{j-1}	g_i
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	2
1	0	0	1
1	0	1	2
1	1	0	2
1	1	1	3

Bild 6: Zwei Dekoder-Tabellen bei binärer Speicherung (links/Mitte) sowie eine Dekodertabelle bei quartärer Speicherung (rechts) (eigene Bilder/Fey, D.)

sistorebene bereits in einer Masterarbeit an der FAU Erlangen-Nürnberg [17]. Bild 7 zeigt einen Ausschnitt entsprechender Schematik-Darstellungen für das Beispiel einer Look-up-Tabelle mit vier statt acht Einträgen wie in Bild 6. Die links zu sehende 1-Transistor-1-Memristor-(1T-1R-)Schaltung (der zusätzliche Memristor vermeidet „Schleichweg-Ströme“ (engl.: sneak path)) zeigt den deutlich geringeren Transistor-Aufwand, wenn für die ReRAMs 2-bit-Multi-Level-ReRAMs genommen werden, gegenüber einer funktional äquivalenten SRAM-basierten Lösung. Auch wenn der Aufwand in den Stromverstärkern (sense amplifier) für die MLS-Lösung größer ist, ergibt sich ein Verhältnis von 13 Transistoren für die 4x1-MLC-ReRAM-Variante gegenüber 66 Transistoren bei der SRAM-Lösung. Details hierzu finden sich in [17] und [18].

Zusammenfassung

Im diesem Übersichtsartikel wurde ein Bogen von den Anfängen in der Schaltungstheorie zu Memristoren, über einer Kurzdarstellung zur Funktionsweise von ReRAM-Memristoren, dem Stand der Technik dieser Bauelemente auf dem Markt als Flash-Ersatz, bis hin zur möglichen flexiblen Nutzung dieser neuen Technologie in zukünftigen Rechnerarchitekturen gespannt. Ebenso darf man gespannt sein, welche Entwicklungen es auf diesem Feld in der nächsten Dekade geben wird.

Referenzen

[1] Chua, L. O.: Memristor – the missing circuit element. *IEEE Trans. Circuit Theory* 18 (1971), S. 507–519 (1971)

[2] Waser, R. et al.: Introduction to Nanoionic Elements for Information Technology. In: Ielmini, D.; Waser, R. (Hrsg.): *Resistive Switching*. Weinheim: Wiley-VCH, 2016, S. 1–30. doi: 10.1002/9783527680870.ch1

[3] Strukov, D. B.; Snider, G. S.; Stewart, D. R.; Williams, R. S.: The missing memristor found. *Nature* 453 (2008) H. 7191, S. 80–83. doi: 10.1038/nature06932

[4] Chua, L.; Kang, S.: Memristive devices and systems. *Proc. IEEE* 64 (1976) H. 2, S. 209–223

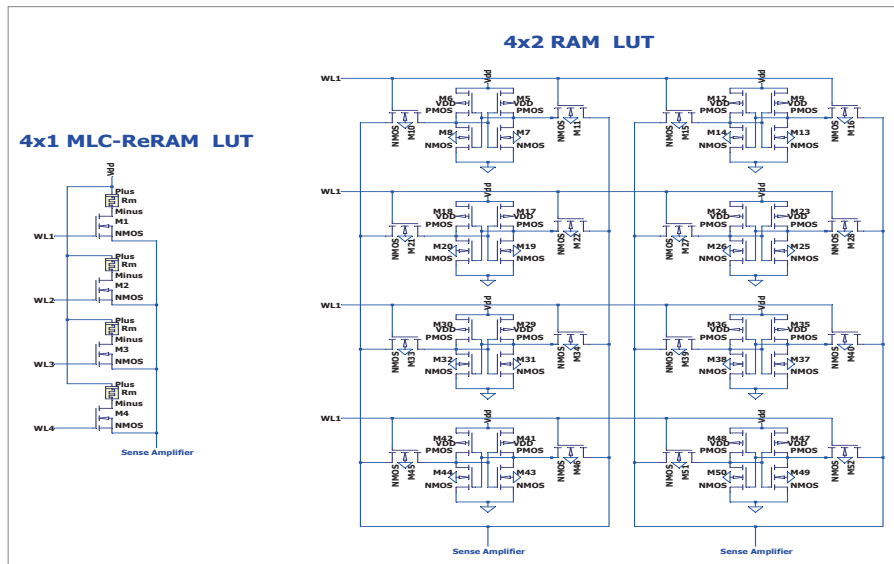


Bild 7: links: eine 4x1-Look-up-Tabelle bestehend aus vier 1T-1R-Multi-bit-Memristor-Zellen, in jeder Zelle kann einer von vier Zuständen gespeichert werden; rechts: semantisch äquivalente Look-up-Tabelle mit vier Reihen à 2 binäre SRAM-Zellen mit deutlich höherem Aufwand als links (eigenes Bild/Fey, D.)

[5] Chua, L.: If it's pinched it's a memristor. *Semiconductor Science and Technology* 29 (2014) H. 10, S. 104001. doi: 10.1088/0268-1242/29/10/104001

[6] Chua, L.: Vortrag, 23.1.2028, TU Dresden. <https://tu-dresden.de/ing/elektrotechnik/diefakultaet/termine/termine/vortrag-missing-foundations-for-complexity-and-intelligence-prof-leon-chua-berkeley>

[7] <https://semiengineering.com/reram-seeks-to-replace-nor>

[8] <https://www.infineon.com/cms/de/about-infineon/press/market-news/2022/INFATV202211-031.html#:~:text=TSMC%20und%20Infineon%20haben%20erfolgreich,erm%C3%B6glicht%20bitweises%20Schreiben%20ohne%20L%C3%B6tchen>

[9] <https://news.panasonic.com/global/press/en130730-2>

[10] www.design-reuse.com/news/55743/weebit-nano-automotive-reram.html

[11] Horowitz, M.: 1.1 Computing's energy problem (and what we can do about it). In: 2014 IEEE Inter. Solid-State Circuits Conference Digest of Technical Papers (ISSCC), San Francisco, CA, USA, Feb. 2014

[12] Yu, H.; Ni, L.; Huang, H.: Distributed In-Memory Computing on Binary Memristor-Crossbar for Machine Learning. In: *Advances in Memristors, Memristive Devices and Systems*. Springer, 2017

[13] Khaddam-Aljameh, R. et al.: HERMES-Core – A 1.59-TOPS/mm² PCM on 14-nm CMOS In-Memory Compute Core Using 300-ps/LSB Linearized CCO-Based ADCs. *IEEE J. Solid-State Circuits* 57 (2022) H. 4, S. 1027–1038. doi: 10.1109/JSSC.2022.3140414

[14] Le Gallo, M. et al.: A 64-core mixed-signal in-memory compute chip based on phase-change memory for deep neural network inference. *Nature Electronics* 6 (2023) H. 9, S. 680–693. doi: 10.1038/s41928-023-01010-1

[15] Reiser, D. et al.: A Framework for Ultra Low-Power Hardware Accelerators Using NNs for Embedded Time Series Classification. *JLPEA* 12 (2021) H. 1, S. 2. doi: 10.3390/jlpea12010002

[16] Fey, D.: Using the multi-bit feature of memristors for register files in signed-digit arithmetic units. *Semiconductor Science and Technology* 29 (2014) H. 10, S. 104008. doi: 10.1088/0268-1242/29/10/104008

[17] Hu, Y.: Design and evaluation of hybrid storage elements for in-memory computing on analogue layer. Masterarbeit im Fach Elektrotechnik-Elektronik-Informationstechnik am Lehrstuhl Rechnerarchitektur der FAU Erlangen-Nürnberg, 2024

[18] Reuben, J.: *Resistive RAM & Peripheral Circuitry – An Integrated Circuit Perspective*. ISBN: 978-3-00-077848-3, Februar 2024

[19] www.imec-int.com/en/articles/novel-sot-mram-architecture-opens-doors-high-density-last-level-cache-memory-applications

PROF. DR.-ING. DIETMAR FEY

Friedrich-Alexander-Universität Erlangen-Nürnberg (FAU), Department Informatik 3 – Lehrstuhl Rechnerarchitektur

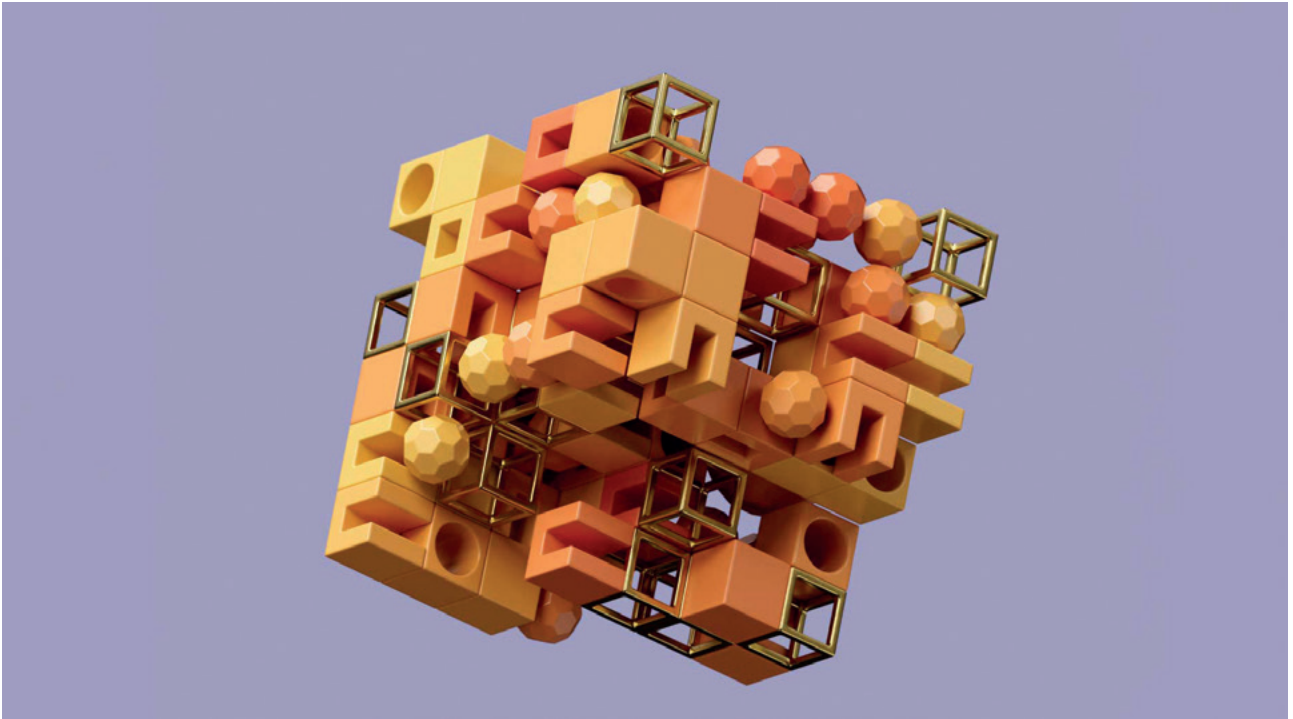


Bild: www.gettyimages.de_ Eugene Mymrin_ 146348536

UNEXT

Unified Networking Experience Technology: Orchestrating compute, data and network elements across heterogeneous environments

Beside communications infrastructure, computing remains one of the key elements of making communications possible. Unified Networking Experience Technology (UNEXT) is a software-based response to the complexities and security challenges that arise from combining physical and digital environments.

Given the advancements in AI, the API economy, Industry 5.0, decentralization and computing progress, the network must be able to accommodate many use cases involving multiple actors, adapt to the dynamic in value chains, and function in diverse execution environments. The software elements throughout the network must continuously evolve to address these demands, while also adhering to a new system approach to

withstand the influx of new technological advancements.

Future use cases necessitate increased bandwidth and reduced latency from access technologies, while the network must support the additional needs of the services, applications and actors that it connects. They have specific compute, data and traffic requirements, as well as the need for a new level of autonomy and interaction with each other and the network. These demands include ad-

aptability, flexibility, robustness and performance guarantees that the network should provide.

Software in the network

Network infrastructure, also known as network hardware, has traditionally been the focus of network exploration, with the goal of enhancing the performance of network nodes and ensuring faster and more reliable connectivity between them. In this net-

work, software's role was to manage each network element. This worked well with dedicated network hardware, which supported software and hardware co-optimization in each network element.

With more disaggregation and generic hardware, the software layers evolved to cater to network elements' customization. In recent generations of 4G and 5G networks, the softwarization (programmability and automation) in all network layers has evolved from a software-defined network to a software-defined architecture where even an on-demand initiation of an end-to-end network slice is feasible.

This progress will continue to accelerate with advancements in software and neural networks. The evolution of computing, both hardware and software, will continue to have a major impact on the shape of the network and the role it can play in the ecosystem.

The current complexity and security challenges are the result of the lag in software evolution in the telecom space, while openness, disaggregation and the transition to a software-driven world have already been initiated. Software holds the power to either grant or challenge security and simplicity. UNEXT stands on two major pillars: simplicity and security. While it is simple and secure by design, its capabilities will ensure simplicity and

security for users, developers, actors and operators alike.

Systematic challenge

With the system software elements spread across the network and an analytic approach to the software system design, the network system is broken down to its constituent elements. By optimizing each element, it is expected that the entire network system is optimized. This approach would have worked well with dedicated hardware and embedded software. However, this component level optimization cannot address hardware and software disaggregation, interoperability and end-to-end system behavior.

The more relevant system approach would be the synthesis approach, in which the understanding of any system software component is through the understanding of the bigger context and through its relations within a whole. In this case, properties such as interoperability, reliability and trustworthiness as desired system-level properties are taken into account while creating a holistic design of the network system, that will impose design rules on each software element regardless of their actual workload and logic. Only through this approach can we attain end-to-end system properties. As we embark on the UNEXT journey, the end-to-end sys-

tem properties dictate the specific software design rules.

The expected UNEXT end-to-end system behaviors are:

- autonomy,
- adaptable,
- trustable,
- knowledgeable,
- deployable, and
- scalable.

UNIX vs. UNEXT

The acronym UNEXT intentionally rhymes with UNIX. Looking back at the evolution of the UNIX operating system, before its birth, there were few attempts at modularization and simplification of handling computing. Multics, based on single-level memory developed by Bell Labs, was one such example.

What made the UNIX operation system easy to use and powerful was its simple design rule that everything is a file. Although not everything is a file in UNIX, this design rule helped with its portability to all hardware platforms. This also helped with the creation of the unified toolbox to handle the unified resource (in this case, "file").

Throughout the history of network operating systems, there have been few attempts at modularization, generalization and distributed OS. A few such examples are ONOS, Harmony OS and Cisco IOS, where each is fo-

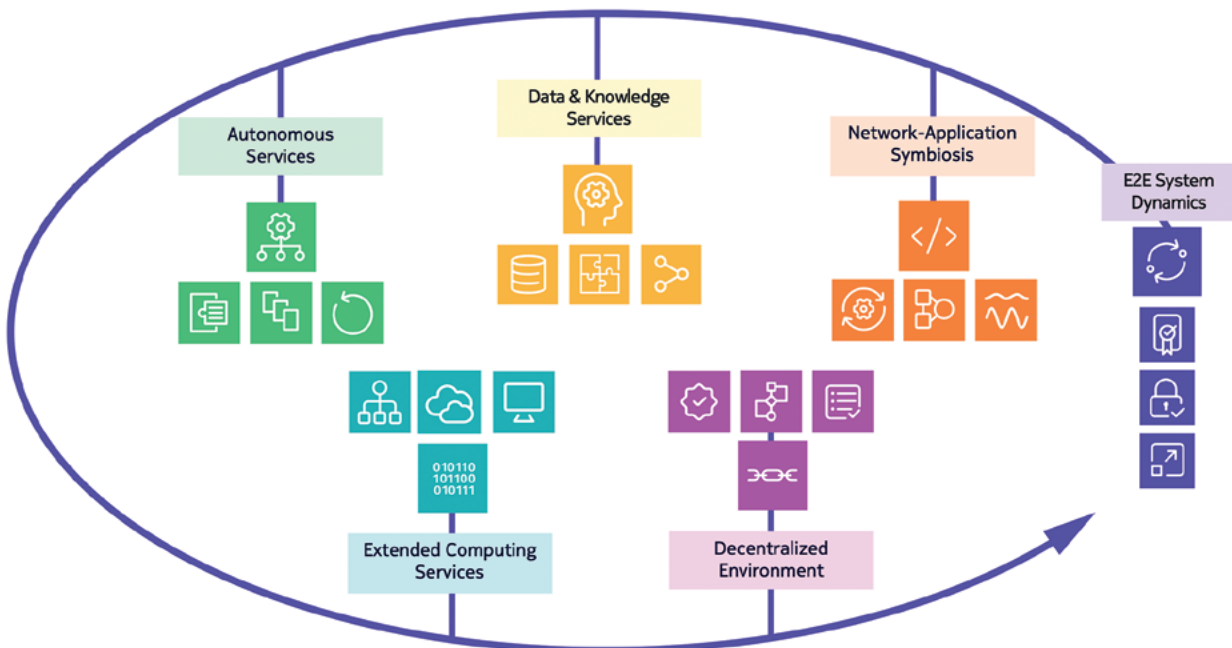


Bild: Nokia

cused on a specific network domain. With UNEXT, we approach the network system software space as one layer, regardless of the domains it covers. With simplicity, security, modularity and scalability in mind, we aim to secure the portability of unforeseen architectures and future network domains and platforms.

To achieve such an objective, we foresee the buildup of network system software based on fundamental design principles around the most granular software element, transforming all software elements into easily integratable components while building the required capabilities that are tightly related to each other. These capabilities, which are highly dependent on each other, are as follows:

- Enabling autonomous service creation.
- Facilitating the management of multi stakeholder' environments.
- Enabling knowledge and data services.
- Establishing a network application symbiosis.
- Extending and embedding the network compute continuum.

Unified Networking Experience Technology (UNEXT)

With a focus on network system software, building on the simplicity and security pillars, and following a synthesis approach to its design, the emerging property will be a unified networking experience for developers, users, actors and operators.

The UNEXT system is a reliable intelligent networking platform with composable services that take care of the orchestration of compute, data and network elements across heterogeneous environments. It would enable extended computing services, data and knowledge services, network and application close adaptation, autonomous service composition and secure software collaboration among multiple actors in decentralized environments. The capabilities of UNEXT will be:

- Autonomous discovery, design, composition and exposure of new services and automatic integration with ongoing processes.
- Enabling dynamic, trusted orchestration among heterogeneous stakeholders.

- Providing the “nervous system” of future data- and AI-driven networking solutions.
- Co-optimization of application and network, allowing carrier-grade reliability for applications while optimizing network usage.
- Abstraction, orchestration and support for compute capabilities across the device-edge-cloud continuum.

With these capabilities, UNEXT not only creates the possibility of easy integration of network software elements across different network domains, but it also provides the possibility of resource exchange and collaboration among the actors in a diverse ecosystem.

While this vision and direction for network system software may seem theoretical, continuous research over the last few years, as well as an understanding of actual complexity and security challenges, have motivated and driven this approach.

DR. AZIMEH SEFIDCON

VP, Head of Network Systems and Security Research, Nokia Bell Labs

E-MOBILITÄT

Das EROAD-Mobilitätskonzept

Elektrifizierte Straßen zur dynamischen Energieversorgung der Elektrofahrzeuge mittels „Moving Field Inductive Power Transfer“-(MFIPT-)Verfahren können dazu beitragen, E-Mobilität effizienter zu gestalten.

Um die Klimaziele durch die Reduzierung des Kohlendioxid-Ausstoßes zu erreichen, kommen ausschließlich rein elektrische Fahrzeuge infrage. Die Anzahl batterieelektrischer Fahrzeuge auf Deutschlands Straßen ist in den letzten Jahren kontinuierlich gestiegen, liegt aber noch unter den Erwartungen. Hauptgründe sind der hohe Anschaffungspreis aufgrund der hohen Kosten herkömmlicher Lithium-Ionen-Akkus, die begrenzte Reichweite sowie der umständliche und zeitaufwendige Ladevorgang. Derzeit gibt es einen Trend zu schweren und teuren Autos, etwa SUVs. Dies ist unter anderem auf die Notwendigkeit zurückzuführen, schwere und große

Batterien unterzubringen, um eine große Reichweite zu erreichen. Das Gewicht einer Elektroauto-Batterie liegt zwischen 200 kg und 700 kg. Mit einem Preis von 6 000 bis 20 000 Euro ist der Akkumulator die teuerste Komponente eines Elektroautos. Zur Herstellung von Lithium-Ionen-Akkus werden Rohstoffe, wie Lithium, Nickel, Kobalt, Grafit und Mangan, benötigt, deren Verfügbarkeit in großen Mengen nicht gesichert ist. Gegenüber Lithium-Ionen-Akkus hätten Natrium-Ionen-Akkus den Vorteil, keine teuren und eingeschränkt verfügbaren Rohstoffe zu benötigen und nicht brennbar zu sein. Deren Energiedichte ist allerdings um ein Viertel

geringer als die von Lithium-Ionen-Akkumulatoren.

Das EROAD-Mobilitätskonzept einer elektrifizierten Straße zur dynamischen Energieversorgung der Elektrofahrzeuge während der Fahrt ist geeignet, diese Probleme zu überwinden. Das „Moving Field Inductive Power Transfer“-(MFIPT-)Verfahren zur drahtlosen induktiven Stromversorgung von Elektrofahrzeugen ermöglicht die energieeffiziente kontaktlose Energieübertragung von einer elektrifizierten Straße auf die elektrisch angetriebenen Fahrzeuge durch dynamisches induktives Laden während der Fahrt. Die Energieübertragung erfolgt dabei induktiv von un-



Bild: stock.adobe.com_pvt_365298986

terhalb der Fahrbahn angeordneten Primärspulen zu auf der Unterseite der Fahrzeuge angeordneten Sekundärspulen. Es wird resonante Energieübertragung verwendet, wobei nur die Primärspulen unterhalb der Fahrzeuge aktiviert werden. Dadurch wird ein hoher Wirkungsgrad von 95 % erzielt und die Abstrahlung von Energie in die Umgebung vermieden.

Ein für Elektrofahrzeuge auf Autobahnen implementiertes MFIPT-EROAD-System ermöglicht es, mit geringen Akkumulatorkapazitäten auszukommen. Die Akkumulatoren werden nur im Nahverkehr und auf Nebenstraßen eingesetzt, auf denen kein MFIPT-System installiert ist. Aufgrund der geringeren Akkumulatorkapazität, die in MFIPT-Elektrofahrzeugen erforderlich ist, können Natrium-Ionen-Akkus geringer Kapazität verwendet werden. Natriumchlorid ist der zweitgrößte Bestandteil des Meerwassers. Dadurch ergibt sich ein Kostenvorteil bei den Rohstoffen für die Batterieproduktion und eine Unabhängigkeit von den für die Lithium-Ionen-Technologie benötigten Rohstoffen.

Das MFIPT-System eignet sich gut für die Einbettung in ein fortschrittliches Tempomatsystem, das Fahrzeug-zu-Fahrzeug-Kommunikation und fortschrittliche Antikollisionssysteme nutzt, wodurch die Kapazitäten auf Auto-

bahnen erheblich erhöht und der Stromverbrauch aufgrund des Fahrens mit einer gleichmäßigeren Geschwindigkeit gesenkt werden. Autonome Fahrzeuge mit V2V-Kommunikation können nach einer an der Columbia University durchgeführten Untersuchung die Autobahnkapazität um den Faktor 3,7 erhöhen. Gruppen von mit MFIPT-Systemen ausgestatteten Elektrofahrzeugen werden sich zusammenschließen und sicher mit geringem Abstand zwischen den Elektrofahrzeugen fahren. Das MFIPT-System ist vollständig koexistent mit dem konventionellen Autoverkehr sowie mit autonom fahrenden Fahrzeugen mit und ohne V2V-Kommunikation.

Sowohl durch das verringerte Batteriegewicht als auch durch die aktiven Sicherheitssysteme kann Leichtbauweise zu einer erheblichen Gewichts- und Kostenreduktion der Fahrzeuge führen. Trotz aller Vorteile eines einmal eingeführten MFIPT-EROAD-Systems muss berücksichtigt werden, dass die Einführung dieses Systems einen disruptiven Systemwechsel gegenüber dem aktuellen System des individuellen Pkw-Transports darstellt. Für den Übergang zu einem MFIPT-EROAD-System gibt es folgende mögliche Lösung:

- Da die Energieversorgung für kürzere Distanzen aus den Batterien

der Elektrofahrzeuge erfolgt, werden MFIPT-Spuren zunächst nur auf Fernstraßen installiert.

- Wenn die induktive Ladung ein Vielfaches der vom Elektrofahrzeug momentan verbrauchten Leistung liefert, können sich kürzere MFIPT-Strecken mit längeren Strecken ohne induktive Energieversorgung abwechseln.
- Das MFIPT-System eignet sich auch für das stationäre Laden von Elektrofahrzeugen auf privaten und öffentlichen Parkplätzen und stellt bereits eine Vereinfachung gegenüber der Verwendung von Ladekabeln dar.

Strategien für eine schrittweise Einführung eines MFIPT-EROAD-Systems sind möglich. Mit der Erweiterung der MFIPT-EROAD-Infrastruktur können Elektrofahrzeuge mit immer kleineren und leichteren Batterien ausgestattet werden, wodurch Elektrofahrzeuge noch leichter, kleiner und billiger werden. Den Kosten für die Einführung eines EROAD-Systems stehen erhebliche Einsparungen bei den Fahrzeugkosten gegenüber.

PROF. DR. TECHN. DR. H. C. PETER RUSSE

TUM School of Computation, Information and Technology, TUM Senior Excellence Faculty
Computational Photonics TUEICPH
Technische Universität München

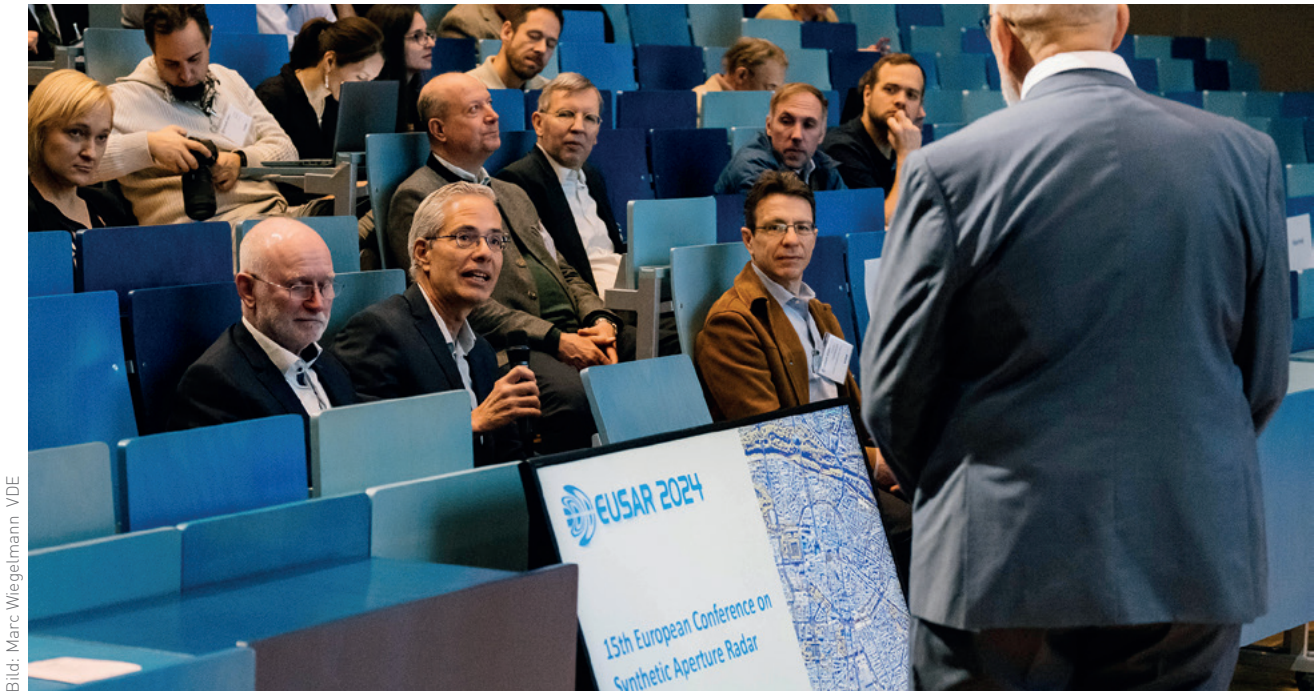


Bild: Marc Wiegmann VDE

15TH EUROPEAN CONFERENCE ON SYNTHETIC APERTURE RADAR (EUSAR)

Rasante Entwicklung der SAR-Fernerkundung setzt sich fort

Die 15th European Conference on Synthetic Aperture Radar (EUSAR) hat vom 23. bis 26. April 2024 im Science Congress Center Munich in Garching bei München stattgefunden. Fast 500 Teilnehmer aus 38 Nationen haben sich zu den neuesten Entwicklungen im SAR-Bereich ausgetauscht. SAR-Systeme sind heute eine unverzichtbare Datenquelle für hochauflösende 2D- und 3D-Kartierungen, Umwelt- und Katastrophenüberwachung sowie sicherheitsrelevante Anwendungen.

SAR-Satelliten liefern witterungs- und tageszeitunabhängige Aufnahmen mit Auflösungen bis in den Submeter-Bereich. Waren zu Zeiten der ersten EUSAR, die 1996 in Königswinter stattfand, gerade einmal vier SAR-Satelliten im Orbit, so sind es aktuell mehr als 50 und die Tendenz weist steil nach oben. Die EUSAR, die erste dedizierte Konferenz zum Thema Synthetic Aperture Radar, wurde seitdem alle zwei Jahre ausgerichtet und hat diese rasante Entwicklung begleitet und sich als führende internationale SAR-Konferenz etabliert. SAR-Experten aus aller Welt, die auf dem Gebiet der SAR-Techniken, den dafür notwendigen Technologien und den vielfältigen Anwendungen arbeiten, haben sich auch diesmal zusammengefunden, um die weltweiten Entwicklungen im Bereich des hochauflösenden Radars zu diskutieren, bestehende Netzwerke zu pflegen und neue Kontakte zu knüpfen. Die heutigen SAR-Missionen sind opera-

tionell, und zusätzlich zu ihrer wissenschaftlichen Nutzung nehmen SAR-Daten und daraus abgeleitete Produkte einen beträchtlichen Anteil an den kommerziellen EO-Märkten ein. Die SAR-Techniken und die Informationsextraktion sind in weiten Bereichen ausgereift und ermöglichen operationelle Anwendungen und Dienste, allen voran die Services im europäischen Copernicus-Programm.

Nach fünf gantztägigen Tutorials am Dienstag, wurde die Konferenz am Mittwoch mit drei hochkarätigen Keynote-Präsentationen zu den SAR-Missionen der ESA, zur Surface Water and Ocean Topography (SWOT) Mission von NASA/JPL und zur zukünftigen Entwicklung der ICEYE-SAR-Konstellation eröffnet. Danach wurden in vier parallelen Sitzungen 200 Oral Papers und zusätzlich ca. 70 Poster präsentiert. Neben den verschiedenen Sitzungen zu aktuellen und zukünftigen Missionen, SAR-Technologie sowie Abbildungs- und Verar-

beitungstechniken umfasste das Programm auch eine Reihe von Sitzungen zur Datenauswertung und zu Anwendungen in verschiedenen Bereichen. Erstmals gab es auch mehrere Beiträge von NewSpace-Firmen, die durch disruptive Ansätze SAR-Systeme zwar mit geringer Abbildungsleistung, aber deutlich schneller und günstiger realisieren. Großzügige Sponsoren haben die EUSAR 2024 unterstützt und das technische Programm durch eine interessante Ausstellung ergänzt. Den Abschluss bildete die Verleihung der Awards für das beste Paper und das beste Poster sowie für die drei besten Student Papers.

Save the Date:

Die nächste EUSAR ist für den 8.–11. Juni 2026 in Heidelberg geplant. Weitere Informationen finden Sie unter www.eusar.de

DR. MANFRED ZINK

Deutsches Zentrum für Luft- und Raumfahrt
General Co-Chair EUSAR 2024

Von Mikrowellen zu Terahertz-Frequenzen – ganze Bandbreite der Hochfrequenztechnik bei der GeMiC in Duisburg

Die 15. German Microwave Conference fand vom 11. bis 13. März 2024 zum ersten Mal in Duisburg statt. Fast im jährlichen Turnus trifft sich die deutsche Hochfrequenz-Community bei der GeMiC – die erfolgreiche Konferenz besteht schon seit 2005.

Neuste Entwicklungen, aktuelle wissenschaftliche Erkenntnisse: Experten aus Forschung und Industrie aus den Bereichen Mikrowellentechnologie und Hochfrequenz zog es im März in das Ruhrgebiet. Die 15. Fachtagung „German Microwave Conference (GeMiC)“ wurde von der Elektro- und Informationstechnik in der Fakultät Ingenieurwissenschaften der Universität Duisburg-Essen (UDE) vom 11. bis 13. März 2024 in der Mercatorhalle Duisburg veranstaltet. Drei Tage lang referierten, diskutierten und netzwerkten Forschende von Universitäten und Forschungseinrichtungen aus Deutschland, Europa, USA und Japan besonders auch im Austausch mit Experten aus der Industrie. Mehr als 200 Konferenzteilnehmer verteilten sich auf ein mehrzütiges Vortragsprogramm, eingerahmt von sechs Keynote-Vorträgen internationaler Referenten aus Forschung und Industrie.

Ein thematischer Fokus der diesjährigen GeMiC war die Funktechnik bei höchsten Frequenzen, den Terahertz-Wellen, die auch an der UDE in drei Forschungsnetzwerken – gefördert von Bund und Land NRW – einen Forschungsschwerpunkt bilden. Die Anwendungen der Terahertz-Wellen reichen von Mobilfunk in zukünftigen 6G-Netzen über hochauflösende Radartechnologie für intelligente Robotik bis hin zu medizinischer Bildgebung und Sensorik für die ressourcenschonende Agrikultur. Neben mehr als 80 wissenschaftlichen Beiträgen waren sechs eingeladene Vorträge im Programm, die sich auf hochkarätige Wissenschaft und neue Entwicklungen in der Industrie verteilten: Prof. Alwyn Seeds (University College London, UK) referierte über Photonische Technologien für THz-Kommunikationsanwendungen, Prof. Safumi Suzuki (Tokyo Institute of Technology, Japan) berichtete über neue Entwicklungen von Resonanz-

tunneldioden als leistungsfähige elektronische THz-Quellen und Prof. Peter Huggard (Science and Technology Facilities Council RAL Space, UK) über den Stand der Technik der Radioastronomie und Atmosphärensensorik in mm-Wellen- und THz-Bändern. Dr. Joel Dunsmore (Keysight Inc., USA) gab detaillierte Einblicke in die Entwicklung von Messgeräten zur Großsignal-Charakterisierung für 5G-Anwendungen, Dr. Gerd Hechtfisher (Rohde & Schwarz, Deutschland) beleuchtete Herausforderungen für Messverfahren und Geräte in 6G als parallele Entwicklung zu 5G und Dr. Jonathan Borrill (Anritsu Corp., Japan) diskutierte Entwicklungen für Messtechnik in 6G-Sub-THz-Bändern. Neben den Vortrags- und Poster-Sessions fanden zwei thematisch fokussierte Workshops statt: zu rekonfigurierbaren Intelligenten Oberflächen (RIS) im THz-Frequenzbereich sowie zur THz-Signalausbreitung.

Die GeMiC bietet besonders jungen Wissenschaftlern eine Plattform zur Präsentation ihrer Arbeiten und zur intensiven Vernetzung. Zwei Preise wurden vergeben: der von IMA gestiftete Preis für das beste Student Paper mit dem Titel „Width-Constrained Multilayer SIW Components Based on Adjoined Folded SIW Transitions“ ging an Bartosz Tegowski, Th. Jaschke, A. Sieganschin, A. F. Jacob und A. Koelpin (TU Hamburg), und der von EuMA verliehene Preis für das beste Konferenz-Paper mit dem Titel „An Improved Stepped-Frequency PMCW Waveform for Automotive Radar Applications“ ging an Moritz Kahlert, T. Fei, C. Tebruegge und M. Gardill (Kooperation Hella GmbH, FH Dortmund, Brandenburgische Technische Universität).

Die GeMiC 2024 in Duisburg wurde von zahlreichen namhaften industriellen Sponsoren unterstützt. In der Industrie-Ausstellung im Foyer



Keynote Speaker Dr. Gerd Hechtfisher, R & S:
„Driving the evolution to 6G“

Bild: Anja Rotke / VDE

der Mercatorhalle mit offenem Blick auf die Innenstadt Duisburgs fand während der Kaffee- und Mittagspausen ein reger Austausch statt, auch am ersten Abend im Willkommens-Empfang. Gesellschaftliches Highlight der GeMiC 2024 war der Empfang am zweiten Abend in der Gebläsehalle des Landschaftsparks Duisburg-Nord, einem ehemaligen Stahlwerk, das eine eindrucksvolle Kulisse für die abwechslungsreiche Abendveranstaltung bot.

Die GeMiC 2024 wurde von den institutionellen Sponsoren German Institute for Microwave and Antenna Technologies (IMA), VDE ITG, IEEE MTT-S und German Section MTT/AP Joint Chapter, EuMA sowie der European Microwave Association (EuMA) begleitet. Das Organisationsteam der UDE wurde durch die VDE ITG und den Konferenzservice des VDE tatkräftig unterstützt, dank dem hohen Einsatz der Doktoranden und der studentischen Mitarbeiter lief die Konferenz reibungslos ab. Die Veranstalter und Teilnehmer freuen sich auf ein Wiedersehen bei der nächsten GeMiC, die im März 2025 von der TU Dresden ausgerichtet wird.

PROF. DR. NILS WEIMANN

GeMiC 2024 General Chair

PROF. DR.-ING. ANDREAS STÖHR

GeMiC 2024 Program Chair

3. VDE FACHTAGUNG „INTERNET OF THINGS/INDUSTRIE 4.0“

Einblicke in zukunftsweisende Technologien

Die 3. VDE Fachtagung „Internet of Things/Industrie 4.0“ bot ein breites Spektrum an Einblicken in die Zukunft der Mobilfunktechnologie, Künstlichen Intelligenz (KI) im Unternehmenseinsatz, Sicherheit industrieller Produktionssysteme sowie die Gestaltung resilienter Energiesysteme im Rahmen der Energiewende.

Die Veranstaltung begann mit einer Eröffnungsansprache von Jörg Benze und wurde im weiteren Verlauf professionell von Livia Czernohorsky (Deutsche Telekom MMS) moderiert. Im Anschluss daran hielt Sebastian Lindner aus der Sächsischen Staatskanzlei eine inspirierende Keynote, in der er die Chancen und Herausforderungen der Digitalisierung für den Freistaat Sachsen beleuchtete.

Die erste Session konzentrierte sich auf Telekommunikation und 5G/6G-Technologie, wobei Experten, wie Thomas Höschle von Campus Genius und Batuhan Ayaz von BASF Schwarzheide, praktische Einblicke in die Umsetzung von 5G und 5G-

Campus-Netzen für die Industrie gaben. Berthold Panzner von Nokia Networks stellte Aufbau und Funktionsweise von Non-Terrestrial Networks (NTN) und die zukünftige Konvergenz mit Terrestrial Networks (TN) dar.

Das Thema Security bildete den Schwerpunkt der zweiten Session. Uwe Hoppenz stellte das 5G/6G Security Lab des BSI in Freital vor. Gerhard Wallraf von der Deutschen Telekom MMS präsentierte organisatorische und technische Security-Lösungen für den Betrieb industrieller Anlagen. Ulf Strohbach (NetUse) referierte über KI-Anwendungsmöglichkeiten im Umfeld von IoT, OT und cyber-physikalischen Systemen.

Der erste Tagungstag wurde traditionell mit dem Referentenpanel und einer offenen Diskussionsrunde unter allen Teilnehmern abgeschlossen, bevor man sich zur Abendveranstaltung im Hotel Bellevue einfand.

Der zweite Tagungstag endete mit einer lebhaften Podiumsdiskussion über die Zukunft der Energiesysteme, moderiert von Ralf Lehnert (TU Dresden). Hier diskutierten die Experten Kai Daniel (Universität Siegen), Her-

mann de Meer (Universität Passau), Peter Schegner (TU Dresden) und Sigurd Schuster (VDE ITG) über die Gestaltung des Energiesystems der Zukunft und die Rolle digitaler Technologien dabei. Einleitend hierzu stellte Daniel Henn (Universität Siegen) Einflüsse der Koordinierungsfunktion und des BSI-Kommunikationsadapters auf die Resilienz des Netzes dar. Anna Volkova (Universität Passau) berichtete über IKT-Infrastrukturen zur Gewährleistung des Schwarzstarts von Energieversorgungsnetzen. Peter Schegner übernahm dankenswerterweise in Vertretung die Keynote des zweiten Tages und stellte auch das Digitechnetz vor.

Insgesamt bot die 3. VDE Fachtagung, die erstmalig als Hybrid-Veranstaltung auch eine Remote-Teilnahme ermöglichte, eine wertvolle Plattform für den Austausch von Ideen und Einblicken in zukunftsweisende Technologien und deren Auswirkungen auf verschiedene Branchen.

DR.-ING. JÖRG BENZE

Deutsche Telekom MMS GmbH

Leiter des VDE ITG Fachausschusses KT 6 „Internet der Dinge/Industrie 4.0“



Bild: Dr.-Ing. Jörg Benze

Dr. Jörg Benze (Tagungsleitung) und Livia Czernohorsky (Moderatorin)

INTERNATIONAL CONFERENCE ON MICROWAVES FOR INTELLIGENT MOBILITY (ICMIM) 2024

Hochfrequenz und Fahrautomation in urigem Setting

Nach vierjähriger Pause fand dieses Jahr erneut die „International Conference on Microwaves for Intelligent Mobility“ (ICMIM) 2024 vom 16. bis 17. April in Boppard statt. Themenschwerpunkt bildeten Radar- und Kommunikationstechnologien für das automatisierte und vernetzte Fahren.

„Wo zur Hölle ist Boppard?“ – mit dieser Überschrift eröffnete General Chair Prof. Dr. Heberling die ICMIM 2024 und stellte damit eine Frage, die sich sicherlich einige der Konferenzteilnehmer zuvor schon gestellt hatten. Vor deren Beantwortung soll zunächst ein Blick auf das Konferenzprogramm erfolgen: Die ICMIM startete mit einem Plenarvortrag von Marc-

Michael Meinecke (Volkswagen AG), in dem er zunächst die Historie automatisierter Fahrfunktionen und die Bedeutung von Radar- und Kommunikationstechnologie umriss. Direkt im Anschluss stellte Holger Meinel, Träger des IEEE Transportation Technology Award 2023, in seinem Plenarvortrag die Frage nach der Zukunft des automatisierten Fahrens

und nahm dabei auch Fragen gesellschaftlicher Akzeptanz und Bildung in den Fokus. In den darauffolgenden Sitzungen wurden verschiedene Aspekte der Radar- und Kommunikationstechnik im Kontext des automatisierten Fahrens beleuchtet. Neben Vorträgen zu „Integrated Communications and Sensing“, einer Technologie, die die Zusammenführung von

Kommunikation und Umgebungswahrnehmung verspricht, wurden sowohl Kalibrier- und Validierungsmethoden als auch maschinelle Lernverfahren adressiert und von den Teilnehmern rege diskutiert. Den fachlichen Abschluss bildete der Plenarvortrag von Gerhard F. Hamberger, der ein System zur periodischen Inspektion und Kalibrierung von Fahrzeugradaren vorstellte. Hierzu passend präsentierte die Aussteller von Keysight, bsw, dSpace, Fraunhofer FHR und terahertz.NRW während der Kaffee- und Mittagspausen ihre aktuellen Entwicklungen.

Neben dem fachlichen Teil der Veranstaltung fand ein Empfang am Abend des 15. April statt, bei dem die Teilnehmer Gelegenheit hatten, in einem urigen Weinkeller bei Kerzenschein regionale Weine des Mittelrheins zu genießen. Highlight des Rahmen-

programms bildete eine Bootstour zur Loreley mit anschließendem Konferenzdinner mit Rheinblick im nahe gelegenen Hotel Bellevue. Spätestens nach diesem Programmpunkt stand nicht nur fest, wo das malerische Städtchen Boppard liegt, sondern auch, warum die ICMIM 2024 dort stattfand: Inmitten des romantischen Mittelrheintals bildete es die geeignete Kulisse, um einen intensiven fachlichen Austausch in familiärem Setting zu ermöglichen. Wir danken allen Vortragenden und Teilnehmenden für spannende Vorträge und lebendige Diskussionen!

PROF. DR.-ING. DIRK HEBERLING

General Chair ICMIM 2024

PROF. DR.-ING. THOMAS DALLMANN

TPC Chair ICMIM 2024



Bild: VDE

Hauptreferent Holger Meinel zusammen mit TPC Chair Prof. Dr. Thomas Dallmann

WORKSHOP „TESTMETHODEN UND ZUVERLÄSSIGKEIT VON SCHALTUNGEN UND SYSTEMEN“ TUZ

Premiere für TuZ-Workshop in Darmstadt

Der Workshop „Testmethoden und Zuverlässigkeit von Schaltungen und Systemen“ fand zum ersten Mal in seiner 36. Auflage in Darmstadt statt. Mit 55 Teilnehmern, davon zur Hälfte aus der Industrie, war der Workshop sehr gut besucht.

Der TuZ-Workshop, veranstaltet von der Gesellschaft für Informatik, der VDE/VDI-Gesellschaft Mikroelektronik, Mikrosystem- und Feinwerktechnik sowie der Informationstechnischen Gesellschaft im VDE, ist das bedeutendste deutschsprachige Forum, um Trends, Ergebnisse und aktuelle Probleme auf dem Gebiet des Tests, der Diagnose und der Zuverlässigkeit di-

gitaler, analoger, Mixed-Signal- und HF-Schaltungen zu diskutieren. Dieses Jahr wurde die TuZ vom Fachgebiet Integrierte Elektronische Systeme in Darmstadt vom 25. bis 27. Februar 2024 ausgerichtet. Mit zwei eingeladenen, 17 regulären Vorträgen und sieben Postern bot der Workshop Argumente und Zeit für einen spannenden Austausch. Das Thema „Test und

Zuverlässigkeit“ hat noch immer Potenzial für neuartige Forschungsansätze, aber auch vorgestellte Praxisberichte über Herausforderungen bei der Produkteinführung, die letztlich massiv Kosten und Qualität beeinflussen, wurden intensiv diskutiert. Abgerundet wurde das Tagungsprogramm durch eine Besichtigung der GSI (Helmholtzzentrum für Schwerionenforschung) sowie ein Abendessen im Herzen Darmstadts.

Eine der gängigsten Verabschiedungsformeln der Teilnehmer war „Wir sehen uns im Februar 2025 in Berlin“ – denn der nächste TuZ-Workshop wird dort vom 23. bis 25. Februar 2025 stattfinden.

www.tuz-workshop.de

PROF. DR.-ING. KLAUS HOFMANN

TU Darmstadt, Fachgebiet Integrierte Elektronische Systeme

DR.-ING. SEBASTIAN HUHN

Siemens EDA GmbH



Bild: privat

Der TuZ-Workshop war erstmals an der TU Darmstadt zu Gast.

ERGEBNISVERANSTALTUNG ZUR WELTFUNKKONFERENZ 2023 (WRC)

Vom Weltraum zur Erde

Am 29. 2. 2024 fand im Erich-Klausener-Saal des Bundesministeriums für Digitales und Verkehr (BMDV) in Berlin die Informationsveranstaltung „Vom Weltraum zur Erde“ statt. Ziel dieser Veranstaltung war die detaillierte Vorstellung der Ergebnisse der Weltfunkkonferenz 2023 (WRC-23). Professor Dr. María Dolores Pérez Guirao vom Fachausschuss HF2 „Funksysteme“ der Informationstechnischen Gesellschaft (ITG) im VDE hatte hier die Möglichkeit, die VDE ITG und den Fachausschuss HF2 ausführlich vorzustellen.

Der Koordinator der nationalen Vorbereitungsgruppe, Walter Gugli, führte durch die Veranstaltung, welche in die fünf Kommunikationsbereiche Satelliten, Wissenschaft, Breitband, Rundfunk und Transport sowie spezielle Themen und einen Ausblick aufgliedert war. Es wurden in diesem Rahmen von verschiedenen Vertretern der BNetzA, illustriert von Beiträgen von Ministerien, Organisation und Industrien, die wichtigsten Ergebnisse der WRC-23 vorgestellt, bei welcher Ende 2023 eine Delegation, bestehend aus Vertretern des BMDV und der Bundesnetzagentur (BNetzA), die Bundesrepublik vertrat. Zusammen mit mehr als 4000 Delegierten aus 162 weiteren Mitgliedstaaten der Internationalen Fernmeldeunion (ITU-R) und Vertretern von Industrie und Wissenschaft wurden in den vierwöchigen Verhandlungen insgesamt 26 Themenbereiche bearbeitet.

Satellitenkommunikation –
Raimund Becker (BNetzA)

Es wurden in mehreren Tagesordnungspunkten (TOP) in verschiedenen Frequenzbändern neue Möglichkeiten zur Nutzung von beweglichen Erdfunkstationen an Bord von Flugzeugen und Schiffen geschaffen sowie Regelungen zur Satellitenanmeldung und -koordination verbessert.

Breitband –
Christoph Hildebrand (BNetzA)

6 GHz

Das viel diskutierte obere 6-GHz-Band (6425–7125 MHz) wurde für den öffentlichen Mobilfunk IMT, bei gleichzeitiger Anerkennung der Nutzung des Bands durch WLAN, identifiziert. Damit wurde die Möglichkeit geschaffen, dass dieses Band nicht

nur zu besserer Breitbandkonnektivität für die existierenden 5G-Netze, sondern auch zur künftigen Entwicklung von möglichem 6G beitragen kann. Das Band kann nun sowohl für öffentlichen Mobilfunk, aber auch für lokales WLAN genutzt werden.

Die entsprechenden Arbeiten für einen regulatorischen Rahmen sind bereits angesetzt. Hier wird sich die Verwaltung in der CEPT für eine flexible Nutzung des 6-GHz-Bands einsetzen. Beide Interessen, IMT und WLAN, werden dabei Berücksichtigung finden.

10 GHz

Unter diesem TOP sollte das für die Erderkundung über Satelliten sehr wichtige Frequenzband 10,0–10,5 GHz von der WRC-23 für IMT identifiziert werden. Es gelang, sowohl den Schutz der Erderkundung sicherzustellen als auch eine teilweise, limitierte Nutzung durch lokale kleinzellige IMT-Netze und Industrieanwendungen zu ermöglichen.

HIBS

Im Nachgang zur Entscheidung der WRC-19 zu den Speiseverbindungen der hochfliegenden Stationen (mit variierenden Nutzlasten) – HAPS entschied die WRC-23 bezüglich spezieller Bänder und Regelungen für die Nutzung von IMT-Stationen als Nutzlast auf diesen Stationen – HIBS. Vielfältige Anwendungsfälle für die Industrie, aber auch für behördliche Nutzung wurden hier ermöglicht.

Rundfunk –
Denise Urbach (BNetzA)

Zum ebenfalls sehr wichtigen UHF-Band 470–694 MHz verständigte sich die WRC-23 unter diesem TOP auf eine Kompromisslinie, die unter-

schiedliche zukünftige Bedarfe decken kann. Dafür wurde zunächst die primäre Zuweisung an den Rundfunkdienst beibehalten und die Nutzung bisheriger Dienste, allen voran PMSE, sichergestellt. Außerdem erhielt das gesamte Band für Europa eine sekundäre, d.h. nachgeordnete Zuweisung an den Mobilfunkdienst. Damit ist, bei entsprechender Koordinierung mit unseren Nachbarländern, eine zusätzliche Nutzungsmöglichkeit u. a. für die Bundeswehr und Behörden und Organisationen mit Sicherheitsaufgaben (BOS) gegeben.

Eine weitere Zuweisung ermöglicht anderen Ländern die sekundäre Mobilfunknutzung im Teilbereich 614–694 MHz, eine ko-primäre Zuweisung des Bands 614–694 MHz an den Mobilfunkdienst in elf arabischen Ländern, eine gleichberechtigte Koordinierung des öffentlichen Mobilfunks IMT mit dem Rundfunkdienst in Nachbarländern. Die WRC-31 wird das Frequenzband 470–694 MHz unter einem neuen TOP erneut überprüfen und eine mögliche Aufwertung des Mobilfunkdienstes im Bereich von 614–694 MHz in Betracht ziehen. Dies eröffnet perspektivisch weitere Möglichkeiten.

Deutschland wird die Harmonisierung des UHF-Frequenzbereichs 470–694 MHz in Europa unterstützen. Die Sicherstellung der aktuellen und künftigen Rundfunk- und PMSE-Nutzung bleibt dabei oberste Priorität. Dazu wird es einen Dialog mit allen Interessenten geben, um sowohl kurz- als auch langfristige bedarfsorientierte und effiziente Nutzungen für alle Interessenträger des UHF-Bands zu erarbeiten und zu ermöglichen.



Bild: privat

Die Informationsveranstaltung „Vom Weltraum zur Erde“ fand im Erich-Klausener-Saal des Bundesministeriums für Digitales und Verkehr (BMDV) in Berlin statt.

Spezielle Themen – Karsten Buckwitz (BNetzA)

Galileo

Ein weiteres brisantes Thema der WRC-23 war der Schutz der Empfänger von Galileo, dem europäischen Satellitennavigationssystem, vor negativen Auswirkungen von Anwendungen des Amateurfunks im Frequenzband 1240–1300 MHz. Dieser Schutz konnte erfolgreich realisiert werden.

Dabei gelang es, die Pflichten der Verwaltungen bei der Beseitigung von möglichen Störungen durch den Amateurfunk deutlicher herauszustellen.

Schaltsekunde

Einer der interessantesten TOPs der WRC-15, die Überarbeitung der Entschließung 655 zur Zukunft der Schaltsekunde, wurde auf der WRC-23 erfolgreich beendet. Dabei wurde

die der Schaltsekunde zugrunde liegende Definition der Zeitskala anerkannt und ein Übergang zu einer kontinuierlichen Zeitskala, das heißt das Ende der Schaltsekunde, festgelegt. Außerdem wurde die Rolle des Büros für Maße und Gewichte bei der Realisierung und Verbreitung der Zeitskala sowie dessen Zusammenarbeit mit der ITU anerkannt.

Ausblick – Karsten Buckwitz (BNetzA)

Voller Erfolg wurde bezüglich der Aufgaben künftiger Weltfunkkonferenzen verkündet. Alle Themen von deutschem Interesse konnten auf den Tagesordnungen der WRC-27 bzw. der WRC-31 untergebracht werden. In Summe wurden 19 neue TOPs für die WRC-27 beschlossen. Die Zusammenstellung aller Themen macht das weiter bestehende Interesse an bereits zuvor diskutierten Themen wie

IMT, mobile Erdfunkstellen (ESIMs) und EESS, aber auch die Bedeutung der Sicherung von Frequenzen für Weltraum- und Wissenschaftsdienste deutlich. Der Schutz der Radioastronomie wie auch Studien zu möglichen neuen Zuweisungen für den Einsatz von Weltraumwetterensoren, welche die Vorhersage von Weltraumwetterereignissen und deren Auswirkungen erleichtern könnten, sind ebenfalls vertreten. Schließlich werden neue mobile Satellitendienste für die Entwicklung des satellitengestützten Internets der Dinge und zur Ergänzung der Netze des öffentlichen Mobilfunks durch Direktverbindungen, vom Satelliten zu den Endgeräten, untersucht.

KARSTEN BUCKWITZ

Internationales und nationales Spektrummanagement, Bundesnetzagentur

14. VDE ITG WORKSHOP „PHOTONIC INTEGRATED CIRCUITS – FROM PLATFORM TO PACKAGING“

Neueste Entwicklungen zum Packaging in der Photonik

Am 9. April 2024 fand in Berlin beim Fraunhofer IZM von 10:00 Uhr bis 17:00 Uhr der 14. VDE ITG Workshop der VDE ITG Fachgruppe KT 3.2 Photonic Integrated Circuits – from Platform to Packaging mit vier Sessions zu Themen wie Verbundtechnologien, Photonic-Plattformen und Automatisierung des Packaging in der Siliziumphotonik sowie der industriellen Photonik statt.

Es wurden dabei Use Cases diskutiert, darunter die Skalierung von Datenzentren durch höhere Integration der Bauelemente, die Integration von Chiplets und die Entwicklung von Hochgeschwindigkeitskommunikationstechnologien. Start-ups und Großunternehmen sowie Forscher aus Fraunhofer- und Universitäts-Instituten präsentierten ihre Arbeiten und Projekte im Bereich des Packaging in der Photonik und ermöglichten einen intensiven und offenen Erfahrungsaustausch mit vielen Diskussionen.

In der ersten Session „Platforms“, die von Dr. Krzysztof Nieweglowski (TU Dresden) geleitet wurde, präsentierten Experten, wie Michael Töpfer von FMD, Axel Schönau von Fraunhofer HHL, Georg Winzer von IHP und Aleksandar Nestic von Fraunhofer IMS, ihre Forschung zu verschiedenen photonischen Plattformen und Post-CMOS Photonics. Die Vorträge behandelten Themen wie die Erweiterung einer europäischen Pilotlinie für heterogene Systemintegration, die Entwicklung von InP-Photonik-ICs und die Herausforderungen bei der Inte-

gration von optischen Komponenten in elektronische Systeme

Die zweite Session „Platforms and System Integration“ wurde von Prof. Lars Zimmermann (TU Berlin) geleitet. Dort präsentierten Joni Mellin von X-Fab, Hermann Oppermann vom Fraunhofer IZM und Krzysztof Nieweglowski von der TU Dresden ihre Forschung zu photonischer Innovation jenseits von PICs, den Herausforderungen der Hybridintegration in der Photonik und der Entwicklung von Multi-Lithographie-Prozessen für die Integration polymerer Optiken in elektronische Systeme. Die Vorträge beleuchteten Themen wie die Automatisierung des Photonik-Packaging-Prozesses und die Bedeutung einer zuverlässigen optischen Montagetechnologie.

In der dritten Session „Assembly and Packaging“ präsentierten Experten wie Gerrit Rössler von Berlin Partner, Gianni Preve von Electronmec, Andon Bano von ficonTEC und Milan Milosevic von PHIX ihre Forschung zu Unterstützungsmaßnahmen und Fördermöglichkeiten für

Photonik und Mikroelektronik, Automatisierungstechnologien für das Siliziumphotonik-Packaging sowie Technologieentwicklungen und Ausrüstungsanforderungen zur Skalierung der Photonikproduktion. Die Vorträge wurden von Prof. Ulrich Fischer (HS Harz) moderiert, die Teilnehmer diskutierten Themen wie die Industrialisierung des Photonik-Packaging-Prozesses und den Übergang von Prototypen zur Serienproduktion.

In der vierten Session „Use Cases“, die von Prof. Lars Zimmermann moderiert wurde, präsentierten Benjamin Wohlfeil von Adtran, Torsten Grauwunder von der Swissbit AG, Bogdan Sirbu vom Fraunhofer IZM und Antonio Napoli von Infinera ihre Forschung zu Photonic Integrated Circuits für optische Kommunikationsnetze, dem Potenzial der Siliziumphotonik für die heterogene Integration von Chiplets sowie Co-packaged Optics und Hochgeschwindigkeitskommunikation mit Photonic Integrated Circuits. Die Vorträge beleuchteten Themen wie die Anwendungsmöglichkeiten photonischer integrierter Schaltkreise in Kommunikationsnetzen und die Zukunftsperspektiven für photonische Technologien in der Telekommunikationsbranche.

Wir danken allen Teilnehmern und Vortragenden sowie dem Ausrichter Dr. Tolga Tekin herzlich für die hervorragende Organisation sowie für die spannenden Einblicke und offenen Diskussionen und freuen uns auf die weiteren Workshops aus diesem Themenbereich in den folgenden Jahren.



Bild: Ulrich Fischer

Gespannte Zuhörer im Fraunhofer IZM-Workshop „Photonic Integrated Circuits – from Platform to Packaging“

**PROF. DR. RER. NAT. ET ING. HABIL.
ULRICH H. P. FISCHER**

Hochschule Harz, University of Applied Sciences,
Photonic Communications Lab



v.l.: Prof. Dr.-Ing. Patrick Scheele und Prof. Dr. rer. nat. Günther Tränkle auf dem Festakt im Ferdinand-Braun-Institut (FBH)

FESTAKT AM FERDINAND-BRAUN-INSTITUT

Staffelübergabe am Ferdinand-Braun-Institut: Patrick Scheele übernimmt die Leitung von Günther Tränkle

Günther Tränkle, der das Ferdinand-Braun-Institut, Leibniz-Institut für Höchstfrequenztechnik (FBH) 28 Jahre lang erfolgreich geführt hatte, hat die Leitung des renommierten Berliner Instituts zum Jahreswechsel an Patrick Scheele übergeben. Die F&E-Aktivitäten der anwendungsorientierten Forschungseinrichtung zielen auf Applikationen in der Hochfrequenzelektronik, Photonik und Quantenphysik.

Patrick Scheele kommt von der Hensoldt Sensors GmbH in Ulm und kennt das FBH bereits seit vielen Jahren – als Mitglied und ab 2017 auch als Vorsitzender des wissenschaftlichen Beirats. Bei Hensoldt leitete er zuletzt als Vice President und Head of Radar Engineering mehrere große Forschungs- und Entwicklungs-Teams mit bis zu 950 Mitarbeitern. Neben der Hochfrequenzelektronik mit Schaltungs- und Antennenentwicklung ver-

antwortete er unter anderem die Digitalelektronik, mechanische Konstruktion sowie die Radar-Software- und Systementwicklung.

Mit einem wissenschaftlichen Kolloquium und anschließendem Empfang wurde der Führungswechsel im März 2024 offiziell gefeiert. Dabei würdigten langjährige Wegbegleiter die Verdienste von Professor Tränkle. Dass Forschungsergebnisse rasch in die Anwendung kommen, war dem

gebürtigen Schwaben besonders wichtig. Das spiegeln nicht nur die engen Kooperationen mit regionalen wie international tätigen Unternehmen wider, sondern auch die zehn Ausgründungen. Neben seiner Professur an der Technischen Universität Berlin war Günther Tränkle in zahlreichen Gremien und Beiräten aktiv, unter anderem bei der Deutschen Akademie der Technikwissenschaften – acatech.

Das Kolloquium endete mit der Laudatio „More than Spätzle: Forschung at its Best“ von Robert Weigel, Friedrich-Alexander-Universität Erlangen-Nürnberg. Der launige Vortrag setzte die Stimmung für den anschließenden Empfang. Dort folgten Grußworte von Zuwendungsgebern, akademischen und industriellen Partnern sowie eine Laudatio der administrativen Geschäftsführerin Dr. Karoline Eiermann. Einen Ausblick in die künftigen Schwerpunktsetzungen des Ferdinand-Braun-Instituts gab Tränkles Nachfolger Patrick Scheele.



v.l.: Prof. Dr.-Ing. Patrick Scheele und Dr. Damian Dudek beim Empfang im Bunsensaal

PETRA IMMERZ

Communications Manager
Ferdinand-Braun-Institut gGmbH
Leibniz-Institut für Höchstfrequenztechnik

Laudatio

ZUM 80. GEBURTSTAG VON PROF. DR.-ING. VOLKERT HANSEN

Am 3. Juni 2024 feierte Prof. Dr.-Ing. Volkert Hansen seinen 80. Geburtstag und blickt damit auf 80 Jahre Schaffenskraft im Dienste der Wissenschaft sowie in der Ausbildung und Förderung junger Menschen zurück. In all den Jahren war es dabei immer wieder beeindruckend zu sehen, wie es ihm in allem, was er tut, immer wieder gelingt, die Prinzipien der Menschlichkeit über alles andere zu stellen. Von 1963 bis 1969 studierte Volkert Hansen Elektrotechnik an der Technischen Hochschule Darmstadt mit dem Schwerpunkt Theoretische Elektrotechnik. Im Anschluss daran war er wissenschaftlicher Mitarbeiter am Institut für Hochfrequenztechnik der Ruhr-Universität Bochum, wo er 1975 mit einer Arbeit zur Finiten Differenzen-Berechnung von dielektrisch gefüllten Hornstrahlern bei Prof. Hans Severin promovierte. Nach der Promotion blieb Volkert Hansen der Wissenschaft und der Lehre treu. Als Oberingenieur engagierte er sich insbesondere in der Ausbildung junger Menschen an der Ruhr-Universität Bochum und in seiner Forschung etablierte er leistungsfähige numerische Berechnungsverfahren auf der Grundlage des Modells unendlich ausgedehnter ebener Schichtenstrukturen mit Anwendungen im Bereich planarer Schaltungen und Antennen oder z. B. auch im Bereich der Erderkundung. Im Jahr 1985 habilitierte er sich an der Fakultät für Elektrotechnik der Ruhr-Universität Bochum (Lehrgebiet Hochfrequenztechnik) und 1990 wurde er zum außerplanmäßigen Professor ernannt. Im Jahr 1994 folgte er schließlich dem Ruf auf den Lehrstuhl für Theoretische Elektrotechnik im damaligen Fachbereich Elektrotechnik der Bergischen Universität Wuppertal. Schwerpunkt seiner wissenschaftlichen Arbeiten in Wuppertal bildeten weiterhin analytische und numerische Verfahren zur Lösung elektromagnetischer Feldprobleme, wobei sich sein Hauptinteresse zunehmend auf komplexe Fragestellungen im Bereich möglicher Einflüsse elektromagnetischer Felder auf biologische Systeme, beispielsweise zum Zweck des Personenschutzes, richtete. Diese zuerst mehr theoretisch orientierten Arbeiten wurden im weiteren Verlauf ergänzt durch praktische Experimente in Zusammenarbeit mit interdisziplinären Arbeitsgruppen unter Beteiligung von Ingenieuren/Physikern einerseits und von Biologen/Medizinern andererseits.



Bild: Thomas Eibert

Prof. Hansen arbeitete im Normungsausschuss K764 des DKE (Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE) mit und war von 2003 bis 2006 in einen Ausschuss der Strahlenschutzkommission berufen, der die Aufgaben hatte, das Bundesumweltministerium in den Angelegenheiten des Schutzes vor den Gefahren nicht ionisierender Strahlen zu beraten. Weiter war und ist Prof. Hansen Mitglied der wissenschaftlichen Gesellschaften IEEE, VDE ITG und URSI sowie BEMS/EBEA (bis 2008). Im Rahmen seiner Mitgliedschaft in der VDE ITG hat er insbesondere auch viele Jahre im VDE ITG Fachausschuss für Mikrowellentechnik (HF3) mitgearbeitet. Zum Ende des Sommersemesters 2009 ist Prof. Hansen in den wohlverdienten Ruhestand eingetreten,

wobei er seither aber nach wie vor eine Vielzahl von wissenschaftlichen Aktivitäten weiter betrieben hat und vielen von uns nach wie vor mit Rat und Tat in allen möglichen fachlichen und auch anderen Fragestellungen zur Seite steht.

Ein langjähriger Fachkollege hat die Einstellung von Prof. Hansen seinem Beruf und seinen Mitmenschen gegenüber vor einiger Zeit mit folgenden Worten gewürdigt:

„We all know Prof. Hansen not only as a hard-working researcher and university professor, but also as a friendly and helpful person. It is remarkable how he always holds up important human principles and an

intriguing feeling for reality throughout his professional life. His good advice for all kinds of human and scientific problems is appreciated by the people surrounding him. We know him as somebody who likes to have things well under control, including all aspects of daily life.“

Dem bleibt nur hinzuzufügen, dass wir Prof. Hansen weiterhin ein erfülltes Leben insbesondere mit der bestmöglichen Gesundheit wünschen.

PROF. DR.-ING. THOMAS EIBERT, TU MÜNCHEN

PROF. DR. RER. NAT. MARKUS CLEMENS, BERGISCHE UNIVERSITÄT WUPPERTAL

DR.-ING. HICHAM AROUDAKI

Nachrufe

PROF. DR.-ING. UWE-CARSTEN FIEBIG IST AM 9. MAI 2024 IM ALTER VON 61 JAHREN VERSTORBEN

Am Donnerstag, den 9. Mai 2024, ist Prof. Dr.-Ing. Uwe-Carsten Fiebig nach langer, schwerer Krankheit im Alter von 61 Jahren verstorben. Mit seinem Tod verlieren wir einen geschätzten Kollegen, eine prägende Führungskraft und einen inspirierenden Wissenschaftler.

Uwe-Carsten Fiebig, geboren 1962, war ein herausragender Wissenschaftler und geschätztes Mitglied unseres Fachausschusses Funkssysteme (VDE ITG HF2). Er studierte Elektrotechnik an der Technischen Universität München und begann seine wissenschaftliche Laufbahn im Jahr 1988 am Deutschen Zentrum für Luft- und Raumfahrt (DLR). 1993 promovierte er erfolgreich an der Universität Kaiserslautern über „Vielfachzugriffssysteme mit unkonventionellen Frequenzsprungverfahren“.

Am DLR leitete Uwe-Carsten Fiebig seit 1998 die Abteilung Nachrichtensysteme im Institut für Kommunikation und Navigation. Seine Abteilung fokussierte er erfolgreich auf Kernkompetenzen in Übertragungsverfahren, Kanalmodellierung und Schätzverfahren, die vielfältige Anwendung finden in neuen, robusten und cybersicheren Kommunikationsverfahren für die Luftfahrt, den bodengebundenen Verkehr sowie die Schifffahrt, Navigationsverfahren in schwierigen Umgebungen und Schwarmssystemen für die Exploration im terrestrischen Umfeld und im All.

Seit 2006 war Uwe-Carsten Fiebig auch als Honorarprofessor an der Universität Ulm tätig. Seine Leidenschaft für die Lehre und sein besonderes Augenmerk auf die Förderung des wissenschaftlichen Nachwuchses prägten viele junge Ingenieurinnen und Ingenieure sowie Wissenschaftlerinnen und Wissenschaftler. Seine Unterstützung von Doktoranden und Post-Docs war stets von großem Engagement und Hingabe

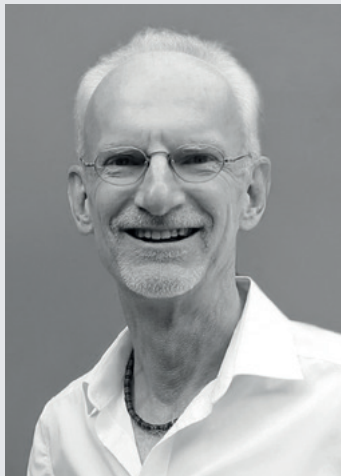


Bild: Karin Fiebig

gekennzeichnet. Die Vielzahl von Preisen und Auszeichnungen, die er und seine Mitarbeitenden erhielten, zeugen von seiner erfolgreichen Arbeit und seinem großen Einfluss.

In unserem VDE ITG Fachausschuss HF2 war Uwe-Carsten Fiebig ein sehr aktives, konstruktives und wertvolles Mitglied. Als Kollege und auch als Mentor war er stets bereit, seine Expertise zu teilen und andere zu unterstützen.

Neben seiner beruflichen Laufbahn war Uwe-Carsten Fiebig auch natur- und sportbegeistert. Oftmals waren unsere abendlichen Veranstaltungen geprägt von Gesprächen über seine neuesten sportlichen Herausforderungen und Erlebnisse.

Diese Gespräche spiegelten seine Begeisterung und seinen unerschütterlichen Willen wider, stets neue Grenzen zu erkunden, zum Beispiel bei Transalps mit dem Mountainbike oder bei Bergwanderungen im Karwendel oder den Münchner Hausbergen. Besonders das Winterschwimmen war eine seiner außergewöhnlichen Leidenschaften. Doch trotz seiner Fähigkeit, seine Begeisterung zu vermitteln, gelang es ihm hier nicht, uns zu überzeugen, es ihm nachzutun!

Uwe-Carsten Fiebig hinterlässt eine Lücke, die schwer zu füllen sein wird. Seine Familie, Freunde und Kollegen werden ihn als einen warmherzigen, klugen und stets positiven Menschen in Erinnerung behalten. Seine Begeisterung für das Leben und die Wissenschaft wird uns über seinen Tod hinaus inspirieren. Wir werden Uwe-Carsten Fiebig immer in dankbarer Erinnerung behalten und sein Andenken in Ehren halten.

PROF. DR.-ING. GIOVANNI DEL GALDO

Technische Universität Ilmenau

Fraunhofer-Institut für Integrierte Schaltungen IIS

PROF. DR. RER. POL. MATTHIAS JARKE IST AM 21. MÄRZ 2024 IM ALTER VON 71 JAHREN VERSTORBEN

Die GI trauert um Matthias Jarke

Die deutsche Informatik-Community trauert um Prof. Dr. Matthias Jarke, der von 2004 bis 2007 Präsident der Gesellschaft für Informatik e.V. (GI) war und am 21. März im Alter von 71 Jahren verstorben ist.

In der GI hat sich Matthias Jarke über viele Jahre hinweg als Präsident und Schatzmeister engagiert. Er war maßgeblich an der Erarbeitung der gemeinsamen Standards zur Akkreditierung von Studiengängen der Informatik und interdisziplinären Informatik-Studiengängen an deutschen Hochschulen betei-

ligt und hat 2006 das von der Bundesregierung ausgerufenen „Jahr der Informatik“ federführend gestaltet. Darüber hinaus hat er sich in verschiedenen Fachgruppen sowie der Regionalgruppe Aachen engagiert.

Nach seinem Studium der Informatik und der Betriebswirtschaftslehre und seiner Promotion in Hamburg bekleidete er die Professur für Wirtschaftsinformatik an der New York University, den Lehrstuhl für Dialogorientierte Systeme an der Universität Passau und von 1991 bis zu seiner Pensionierung 2021 den Lehrstuhl für Informationssysteme an der RWTH

Aachen. Von 2000 bis 2021 leitete Matthias Jarke zudem das Fraunhofer-Institut für Angewandte Informationstechnik FIT in Sankt Augustin. Christine Regitz, Präsidentin der GI: „Mit Matthias Jarke verliert die deutsche Informatik einen ihrer prägenden Köpfe. Auf den Gebieten Datenbanken und Informationssysteme hat er sich früh einen Namen gemacht und später die Internationalisierung der In-



Bild: Cornelia Winter

formatikausbildung durch die Gründung des b-it Bonn-Aachen International Center for Information Technology maßgeblich vorangetrieben. Unsere Gedanken sind bei seiner Frau und seinen Angehörigen.“

Dieser Nachruf auf Prof. Jarke wurde nach Freigabe durch Cornelia Winter, Geschäftsführerin der Gesellschaft für Informatik e.V. (GI), mit Referenz auf die Ausgabe/Online-Veröffentlichung der GI in dieser Ausgabe der ITG News aufgenommen.

Veranstaltungen

Hinweis: Weitere Veranstaltungen finden Sie auf den Seiten 46 und 47 des VDE dialog.

28.–30.08.2024, Bad Honnef
9th VDE ITG International Vacuum Electronics Workshop (IVEW) 2024
 VDE ITG, Co-organized by VDE ITG Fachausschuss MN 6 „Vacuum Electronics and Displays“
 // www.ihm.kit.edu/english/943.php

12.09.2024, Neubiberg
Mobile Communications Go Space – Opportunities for NTN in 6G
 VDE ITG
 // www.vde.com/de/itg/veranstaltungen

22.–26.09.2024, Frankfurt a.M.
ECOC 2024 – 50th European Conference and Exhibition on Optical Communication
 VDE ITG
 // www.ecoc2024.org

22.–26.09.2024, Frankfurt a.M.
VDE ITG Fachtagung Photonische Netze – Photonic Networks Germany im Rahmen der ECOC 2024
 VDE ITG
 // www.ecoc2024.org

Call for Papers

11.–12.12.2024, Köln
31. VDE ITG Fachtagung – Kommunikationskabelnetze (KKN 2024)
 Der VDE ITG Fachausschuss KT 4 veranstaltet am 11. und 12. Dezem-

ber 2024 die Kölner Kabeltagung für „Kommunikationskabelnetze“. Für die 31. VDE ITG Fachtagung im Maternushaus, Köln, sind alle Interessenten und Fachleute herzlich eingeladen, sich am Programm zu beteiligen. Studierende möchten wir an dieser Stelle besonders ermutigen, sich mit Präsentationen zu beteiligen. Reise- sowie Tagungskosten können bei Annahme der Beiträge beantragt werden. Hierzu ist ein Studentenausweis/Studiennachweis vorzulegen. Bitte senden Sie uns Ihre Beiträge zu den folgenden Themen der Fachtagung:

- Glasfaser-Netze,
- Optische Fasern, Kabel und Komponenten,
- Kupferdaten- und Kommunikationskabel,
- Messtechnik und Dokumentation,
- Installation und Umwelt.

// www.vde.com/kkn

10.–13.03.2025, Karlsruhe
14th International ITG Conference on Systems, Communications and Coding (SCC)

The 14th SCC will take place in Karlsruhe, Germany, from March 10 – 13, 2025.

SCC is a biannual conference and organized by the Information Technology Society (ITG) of the Association for Electrical, Electronic and Information Technologies (VDE). The conference aims at bridging the gap between theory and applications as well as different communities working on communications.

We encourage contributions from both academia and industry presenting original work in various fields of communications like:

- wireless communications (cellular, satellite, vehicular),
- optical communications,
- sensor networks, Internet-of-Things (IoT) communications,
- industrial radio, low-latency & ultra-reliable communications,
- massive communications,
- cloud and fog-based RANs,
- distributed (storage) systems,
- communications and control.

Paper submission deadline: September 27th, 2024
<https://www.scc2025.net/>

Impressum

ITG news

Herausgeber: Informationstechnische Gesellschaft im VDE, Frankfurt am Main

Redaktion: Dr.-Ing. Damian Dudek, Franziska Bienek

Telefon: 069/6308-360/-312

E-Mail: itg@vde.com

Internet: www.vde.com/itg

Konzept und Realisation: HEALTH-CARE-COM GmbH, ein Unternehmen der VDE VERLAG GmbH, Projektleitung: Anne Wolf

Druck: Heenemann GmbH & Co. KG, Berlin